

MASTERS 2013



The premier technical training conference for embedded control engineers

Обзор нового поколения высокопроизводительных микроконтроллеров

PIC32MZ

План

- Семейство PIC32MZ EC (Embedded Connectivity)
- Система тактирования, таймера
- Высокоскоростная периферия
- Низкоскоростная периферия
- Порты Ввода/Вывода
- Память
- Аналоговая периферия
- Модуль шифрования
- Средства разработки

Развитие PIC32

PIC32MX Platform

PIC32MX3,4,5,6,7
80 MHz / 105 DMIPS
MIPS M4K Core

PIC32MX1,2
50 MHz / 83 DMIPS
MIPS M4K Core

PIC32MX
Low Cost Families
General Purpose
Audio

PIC32MZ Platform
200 MHz / 314 DMIPS
MIPS microAptiv Core
Full Cache / MMU / DSP

Обзор характеристик

- **Частота ядра 200МГц обеспечивает 314 DMIPS**
- **2 МБ Flash память (Dual Panel, Live Update)
+ 160КБ Boot Flash (2 раза по 80КБ)**
- **512 КБ RAM**
- **Ядро MIPS microAptiv™ (1.57 DMIPS/МГц)**
 - DSP и Микроконтроллерные расширения системы команд
 - L1 Cache (16 КБ Instruction и 4 КБ Data)
 - MMU с TLB
- **Два новых интерфейса Внешней памяти**
 - До 64 МБ через EBI (Асинхр. SRAM/NOR @ 50 МГц)
 - До 64 МБ через SQI (Quad/Serial Flash @ 50 МГц)
- **Новый конвейерный 12-bit АЦП (28 Msps)**
 - 5 выделенных УВХ и 1 общий УВХ
- **Аппаратный блок шифрования**
 - Генератор Случайных Чисел (Честный и Псевдо)
 - Шифрование: AES, TDES
 - Аутентификация: SHA-1, SHA-256, MD5 и HMAC

Обзор характеристик

- **Гибкий модуль генератора**
 - Multiple Clock Options and Clock Gating
- **8-канальный DMA (CRC, Совпадение/Игнорирование Шаблона)**
 - Дополнительные 14 DMA для Высокоскоростной Периферией (USB, Ethernet, SQI и др.,)
- **ВысокоСкоростные Интерфейсы**
 - **USB HS/FS/LS** Host, Device и OTG
 - 10/100 Ethernet MAC с MII и RMII (100 Mbps)
- **Стандартные интерфейсы**
 - 4-проводный SPI/**I2S** (6 шт)
 - CAN модуль с 1 Mbps (2 шт)
 - UART модуль с 25 Mbps (6 шт)
 - I2C модуль с поддержкой SMBus до 1 Mbps (5 шт)
- **Таймеры**
 - Специальные: WDT (Reset), **DMT**, RTCC (System Tick/RTOS)
 - Общего назначения: 9x16-bit или 4x32-bit (каскадируемые) с IC/OC

Обзор характеристик

- **Источники сброса**
 - POR , BOR, MCLR, SWR, немаскируемые интервалы (NMI события WDT, **DMT**), Peripheral Soft Resets
- **Особенности портов В/В**
 - Толерантные к 5В выводы
 - Прерывание по изменению состояния (CN) на всех выводах
 - 16-bit Parallel Master Port
 - **Peripheral Pin Select**
 - Управление состоянием: Tri-State, Open-Drain и Pull-up/Pull-down
- **Дополнительные Аналоговая периферия**
 - Компаратор с программируемой опорой (32 V refs) – 2 шт
 - Датчик температуры (точность $\pm 2^{\circ}\text{C}$)
- **Коммерческая и Автомобильная квалификация (Automotive Grade 1 Qualified)**
 - **От 2.0В** до 3.6В и от -40°C до **+125 $^{\circ}\text{C}$**
- **Корпуса**
 - 64-QFN/TQFP, 100-TQFP, 124-VTLA, **144-LQFP/TQFP**

Обзор характеристик Различия PIC32MX и PIC32MZ

● PIC32MX

- До 80 МГц
- MIPS M4K Core
- Внешний по отношению к ядру Pico Cache
- 12 КБ Boot Flash
- До 512 КБ Flash
- До 128 КБ RAM
- 10-bit SAR АЦП (1 Msps, 16 каналов)
- USB OTG FS

- Automotive Grade 2 Qualified (2.3В ... 3.6В, -40С ... +105С)

● PIC32MZ

- До 200 МГц
- MIPS® microAptiv™ Core
- L1 Cache, MCU и DSP расширения системы команд
- 4x64bit аккумуляторы
- 2x80 КБ Boot Flash
- До 2 МБ Flash
- До 512 КБ RAM
- 12-bit Pipelined ADC (28 Msps, 48 каналов)
- USB High Speed
- Интерфейсы внешней памяти (EBI/SQI)
- Уникальный серийный номер

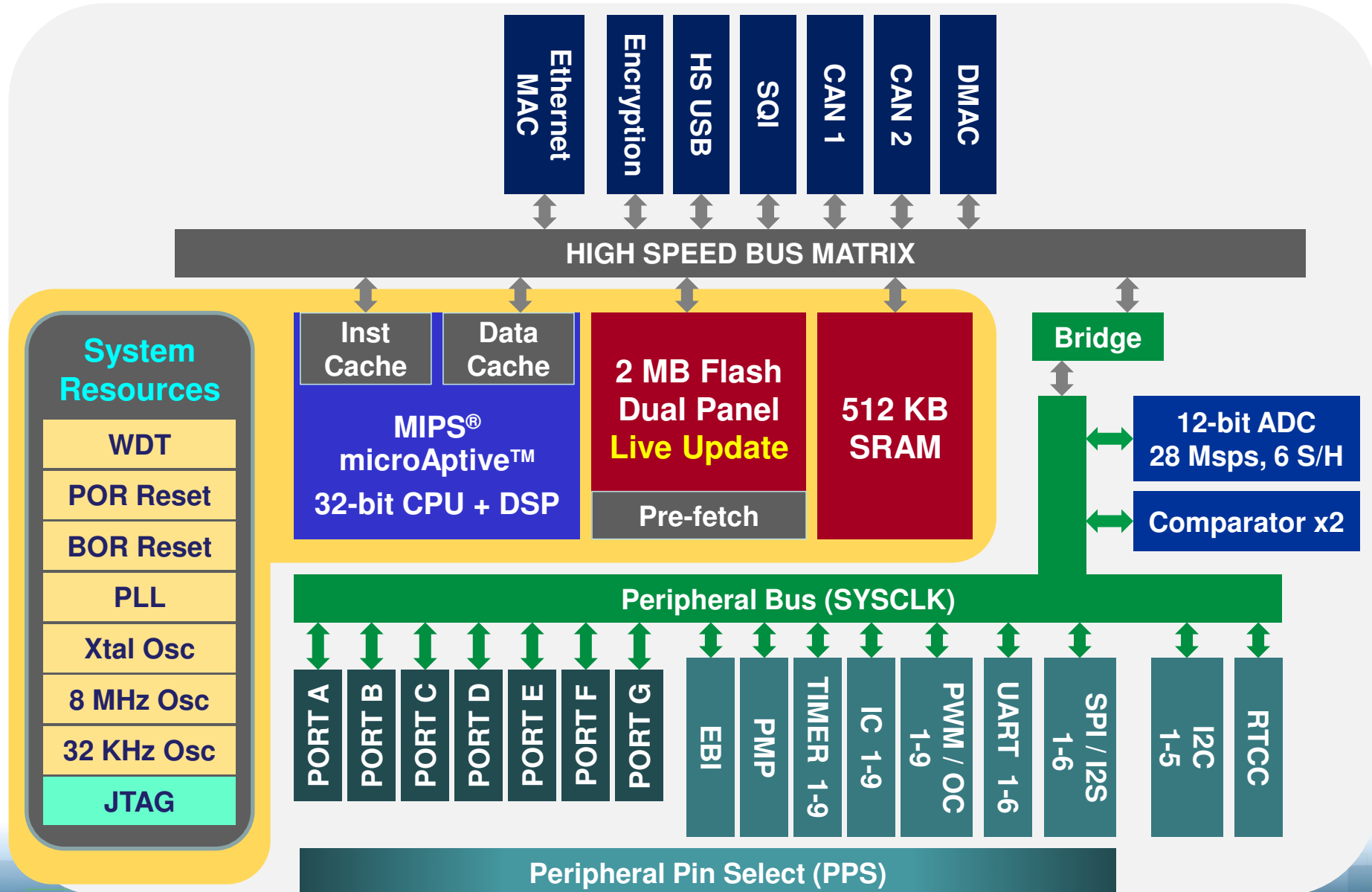
- Automotive Grade 1 Qualified (2.0В ... 3.6В, -40С ... +125С)

PIC32 MZ Семейство Embedded Connectivity (EC)

200MHz / 314 DMIPS, Up to 2MB Flash / 512KB RAM

Core	Flash RAM	Packages	Analog Modules	Timing Resources	Communication Modules	External Data Access	Other Modules
MIPS microAptiv™ 200 MHz 314 DMIPS DSP, DMA	2 MB 512 KB	64L TQFP 64L QFN 9x9mm 100L TQFP 124L VTLA 144L TQFP 144L LQFP	12-bit ADC 28 Msps 6 S/H 24 - 48 Ch 2 Analog Comparators	9 Timers 9 Input Capture 9 output Compare RTCC	6 UART 5 I2C 6 SPI / I2S 1 HS USB + PHY 1 10/100 EMAC 0 or 2 ECAN 2.0b	SQI PMP EBI	Hardware Crypto Module PPS
	1 MB 512KB						
	1 MB 256 KB						
	512 KB 128 KB						

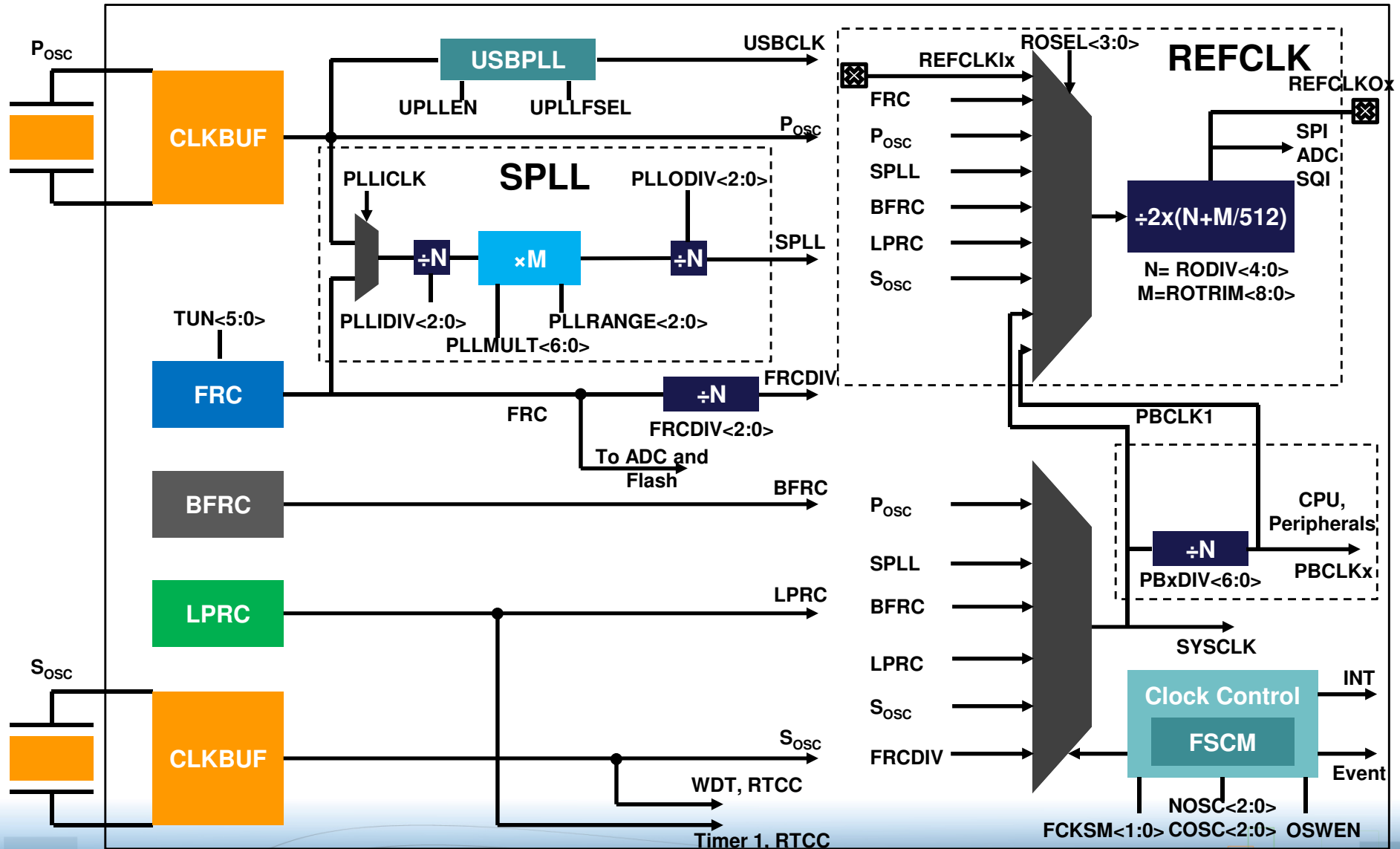
New PIC32MZ EC Family Block Diagram



Генераторы и Тактирование

- **5 независимых источников тактирования**
 - Primary Oscillator (P_{osc})
 - Fast RC Oscillator (FRC)
 - Backup Fast RC Oscillator (BFRC)
 - Secondary Oscillator (S_{osc})
 - Low Power RC Oscillator (LPRC)
- **ФАПЧ (PLL)**
 - Системный PLL
 - Обособленный генератор с ФАПЧ для HS USB
- **7 Периферийных Шин с индивидуальным тактированием**
- **Модуль опорных частот: 4 Входных и 4 Выходных опорных частот**
- **Защита от случайных изменений в программе (SYSKEY, CLKLOCK)**

Генератор



Генератор

Различия PIC32MX и PIC32MZ

- **PIC32MX**

- 4 Источника (P_{OSC} , FRC, S_{OSC} , LPRC)
- Одна частота для периферийных шин

- **PIC32MZ**

- 5 Источников (P_{OSC} , FRC, BFRC, S_{OSC} , LPRC)
- P_{OSC} Шире входной диапазон
- Поддержка Class B (BFRC)
- Дополнительные SFR
- 7 Частот для 7-и периферийных шин
- Синтезатор частоты блока опорных частот REFCLK

Таймеры

- **1 Синхронный / Асинхронный 16-bit Таймер**
- **8x16-bit или 4x32-bit Синхронных Таймера**
- **9 каналов Input Capture**
- **9 каналов Output Compare**
- **Real Time Clock и Calendar с високосной коррекцией**

Таймеры (Общего назначения)

- **1x16-bit Синхр/Асинхр Таймер**
 - Выбираемый предделитель
 - Быстрая битовая манипуляция (SET/CLR/INV)
 - Асинхр. Режим для S_{OSC} (например для RTC)
 - Триггер событий для запуска АЦП
 - Работа в режимах Sleep и Idle

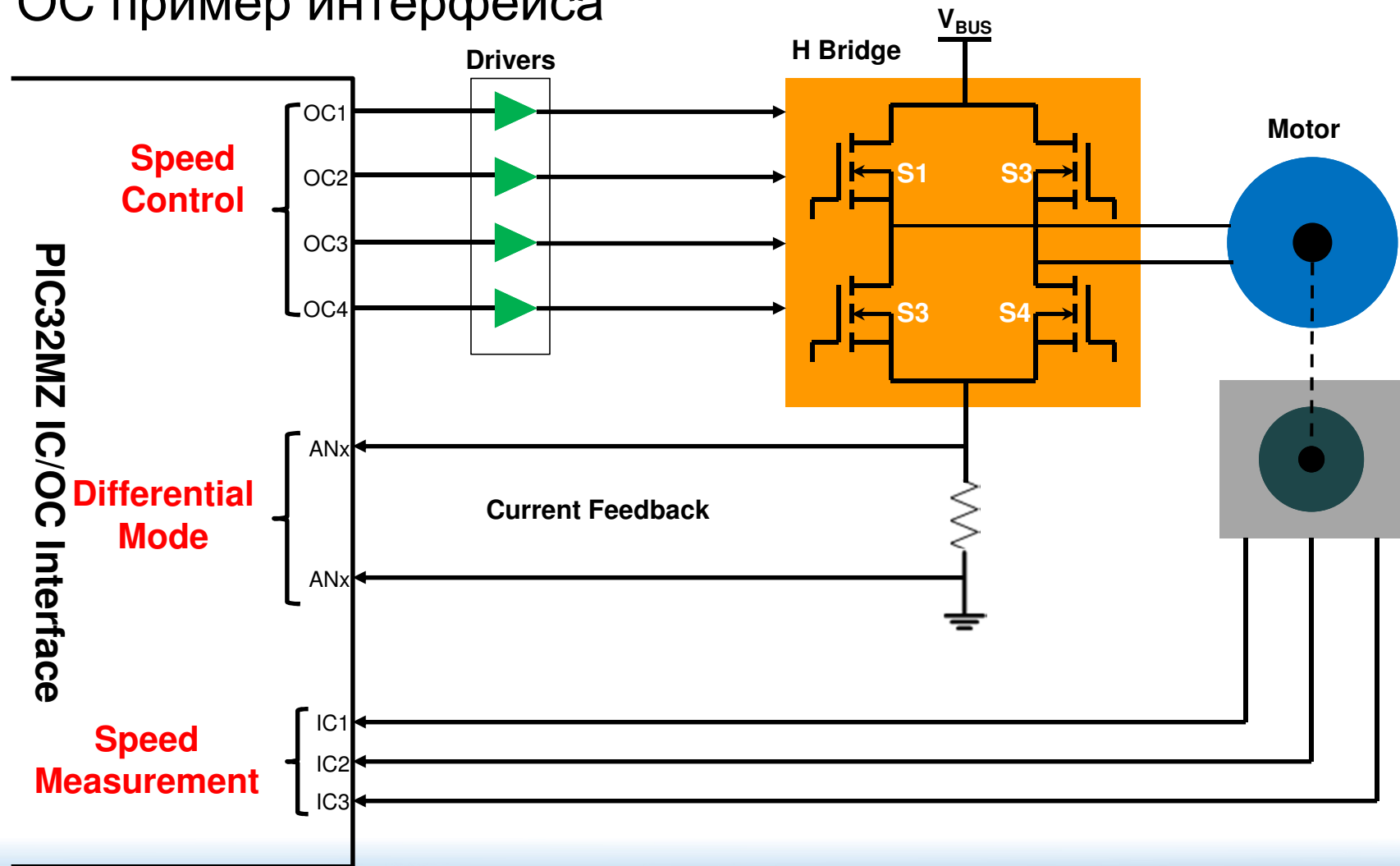
- **8x16-bit/4x32-bit Синхронные Таймера**
 - Выбираемый предделитель
 - Быстрая битовая манипуляция (SET/CLR/INV)
 - Задающий источник для модулей Захват и Сравнение (Timer2-Timer7)
 - Триггер событий для запуска АЦП (Timer 3 & Timer 5)
 - Работа в режимах Sleep и Idle

Таймера (Input Capture/Output Compare)

- **Модуль Захвата**
 - 9 каналов Input Capture
 - Каждый Capture может использовать
 - Один из 6x16-bit Таймеров
 - Два из 6x16-bit Таймеров (32-bit)
 - **События**
 - Каждый фронт, 4^{ый} фронт /16^{ый} фронт
 - Просыпание из Sleep по событию
 - Прерывания по событию
 - 4-word FIFO для данных
 - Может быть источником для внешних прерываний
- **Модуль Сравнения**
 - 9 каналов Output Compare
 - Выбор базы 16-bit/32-
 - Режим ШИМ
 - Вход Fault управляющий ШИМ
 - Одиночный/Двойной режим сравнения
 - Программируемые прерывания
 - Триггер для запуска АЦП

Таймера (Input Capture/Output Compare)

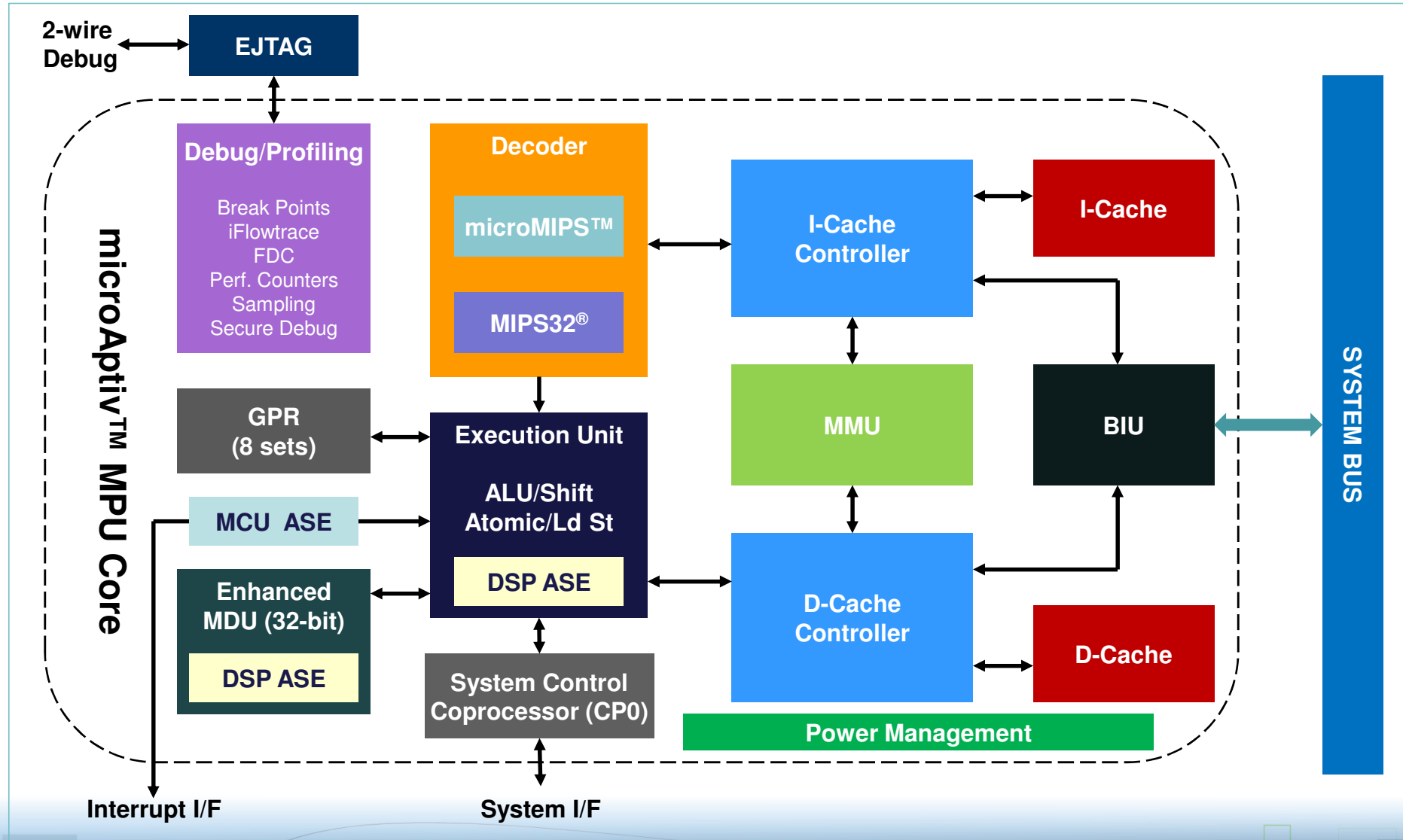
IC, OC пример интерфейса



RTCC

- **Требует кварца на S_{OSC} для точности**
- **Считает Время и Дату**
- **24-х часовой формат**
- **Повторяющийся Будильник / Alarm**
- **Калибровка частоты кварца с автоподстройкой**
- **Диапазон калибровки: $\pm 0.66\%$**

CPU



CPU

(различия PIC32MX и PIC32MZ)

- **PIC32MX**

- MIPS® M4K Core
- MIPS16e® ISA for 16-bit Instructions
- 105 DMIPS @ 80 MHz
- MDU (MAC)
- Cache External to the CPU (Pico Cache)
- No MMU

- **PIC32MZ**

- MIPS microAptiv™ (M14KEc) Core
- microMIPS® ISA 16 & 32 bit Instructions)
- 314 DMIPS @200 MHz
- Extended MDU (3 additional HI/LO regs)
- L1 Cache (16KB & 4 KB)
- MMU with TLB
- DSP ASE
- MCU ASE

MDU

M4K и microAptive

- Какой код выполняется быстрее?

```
c = a / b;
```

```
y = x + c;
```

```
c = a / b;
```

```
mPORTESetBits(BIT_0);
```

```
summ = x + y;
```

```
U1TXREG = summ;
```

```
y = x + c;
```

За одинаковое время!

MDU имеет свой конвейер

CPU

(microAptiv™ Core)

- **microMIPS® ISA:**
 - Уменьшение размера кода
 - Сохранение производительности
 - 39x16-bit Инструкций
- **MIPS32® Enhanced Architecture**
 - MIPS32 расширенная система команд
 - Программируемая база векторов прерываний
 - Атомарное разрешение/запрещение прерываний (EI/DI instr.)
 - 7x GPR наборов теневых регистров



MICROCHIP

MASTERS 2013

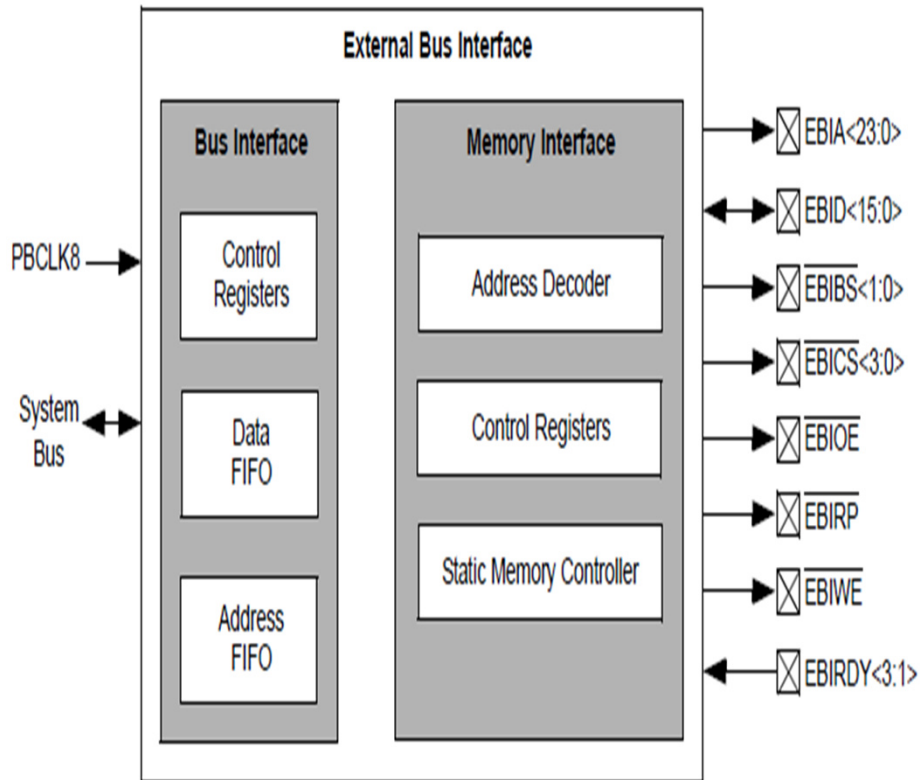
ВЫСОКОСКОРОСТНАЯ ПЕРИФЕРИЯ

Высокоскоростная периферия (EVI)

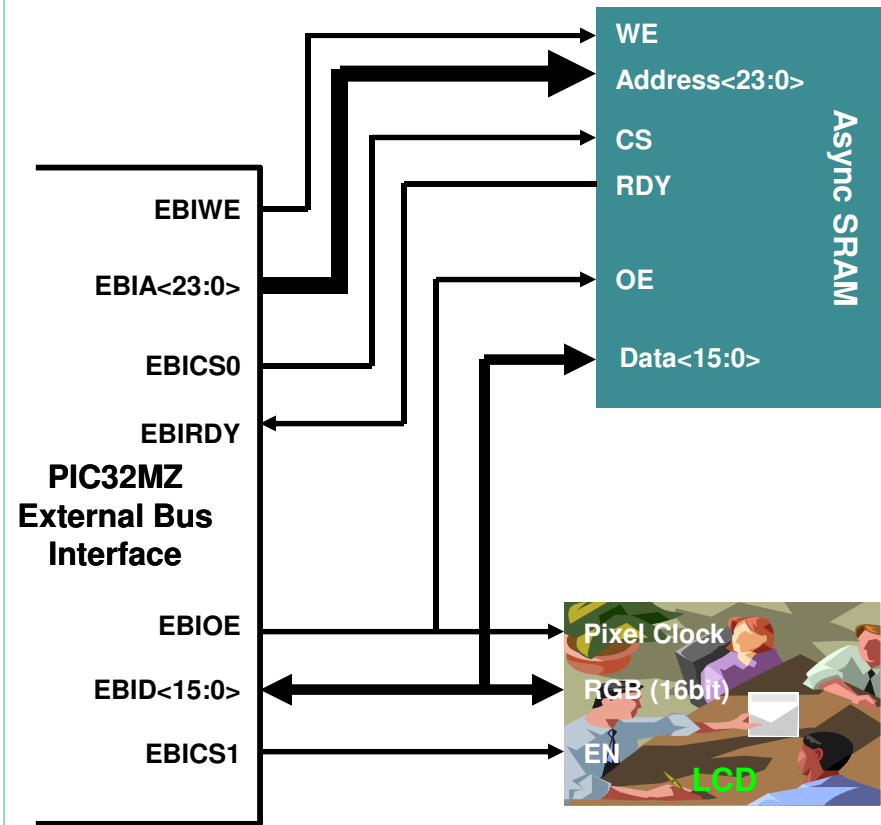
- **Интерфейс внешней параллельной памяти**
 - Асинхр. SRAM или NOR
- **Интерфейс к другим устройствам**
 - Видео-камеры/сенсоры
 - ЖКИ
- **Скорость до 50 МГц**
- **24 Адресных линий и 16 Данных (x8, x16)**
- **4 вывода Chip Select для поддержки до 64 МБ памяти**
- **Гибкое управление таймингами**
- **Отображается в KSEG2 (по умолчанию)**

High-Speed Peripherals (EBI)

EBI Block Diagram



EBI Interface Example



High-Speed Peripherals (SQI)

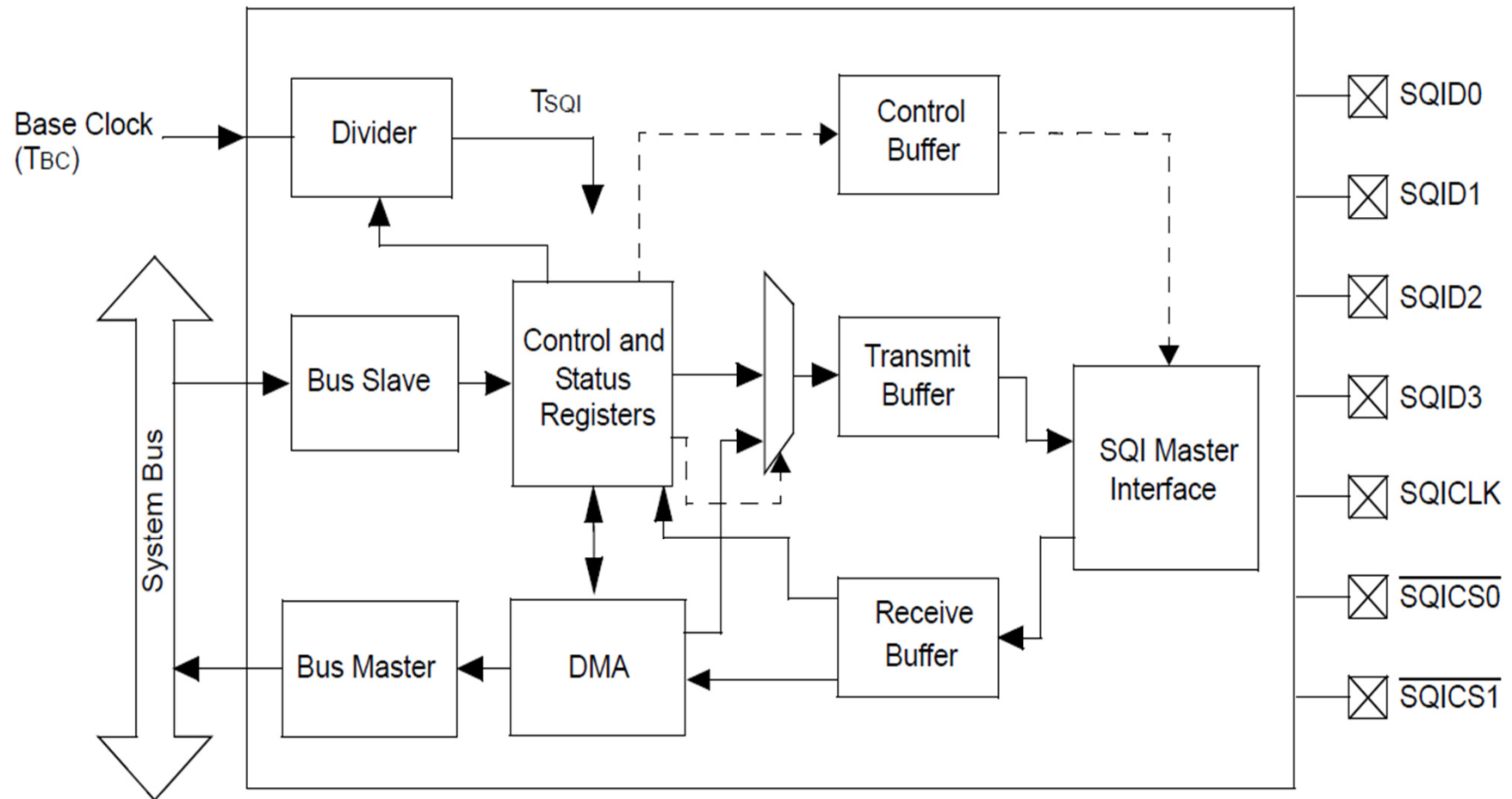
- **СВЯЗЬ с SQI (Quad) и SPI (Serial) Flash памятью**
- **Только режим Master Mode**
- **Частота шины до 50 МГц**
- **3 режима передачи**
 - DMA, XIP и PIO (CPU)
- **3 режима передачи данных**
 - SPI Mode 0, Mode3 и Serial Flash Mode

High-Speed Peripherals (SQI)

- **6-и проводный протокол**
 - Управление (2 Chip Selects, Clock), Данные (4 Data lines)
- **Адрес до 4 Байт**
- **3 буфера FIFO**
 - 32-байт Буфер Передачи
 - 32-байт Буфер Приема
 - 4-слова Управляющий Буфер
- **Программируемый FIFO**

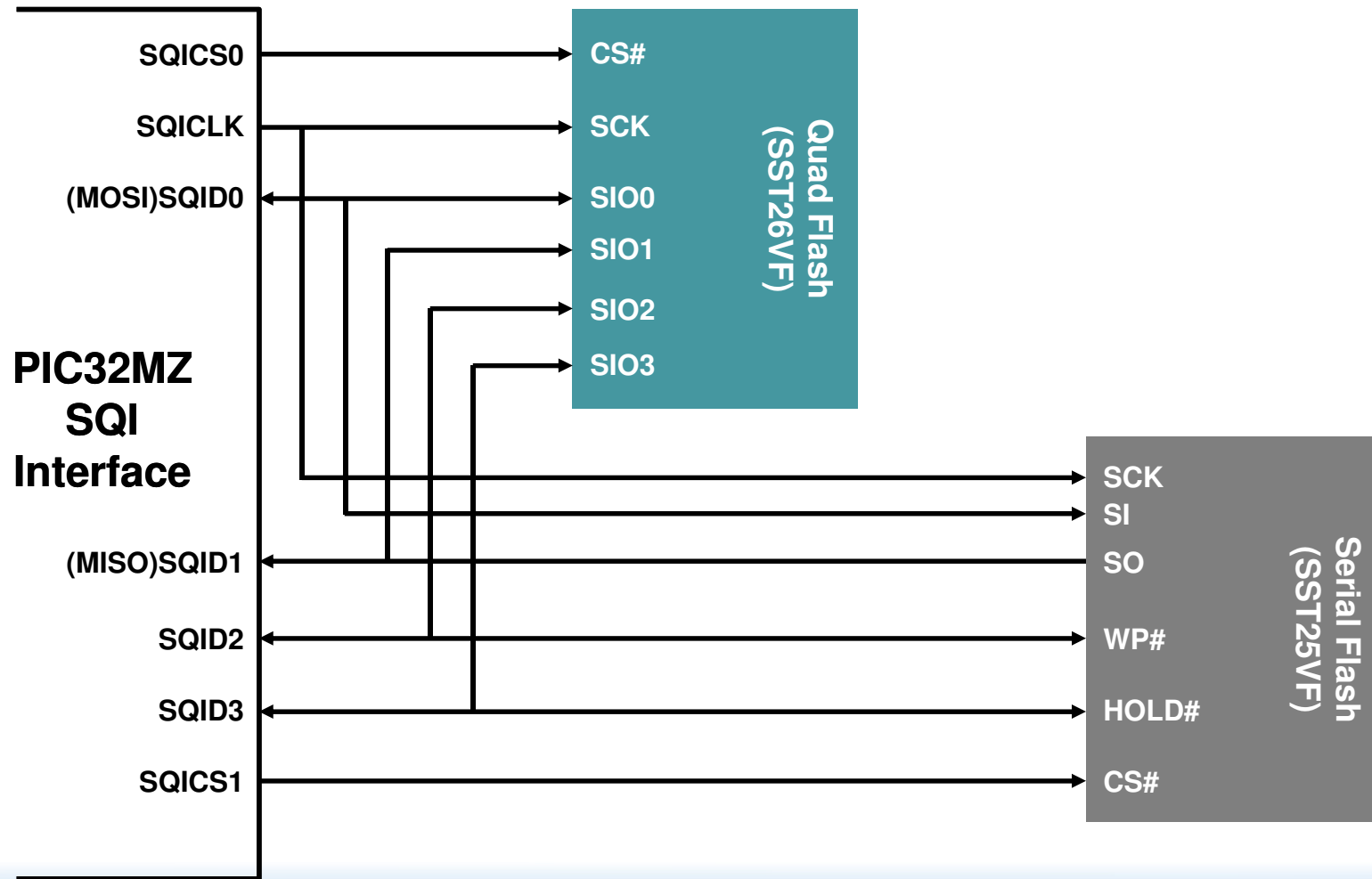
High-Speed Peripherals (SQI)

SQI Block Diagram



High-Speed Peripherals (SQI)

SQI Interface Example



High-Speed Peripherals (SQI)

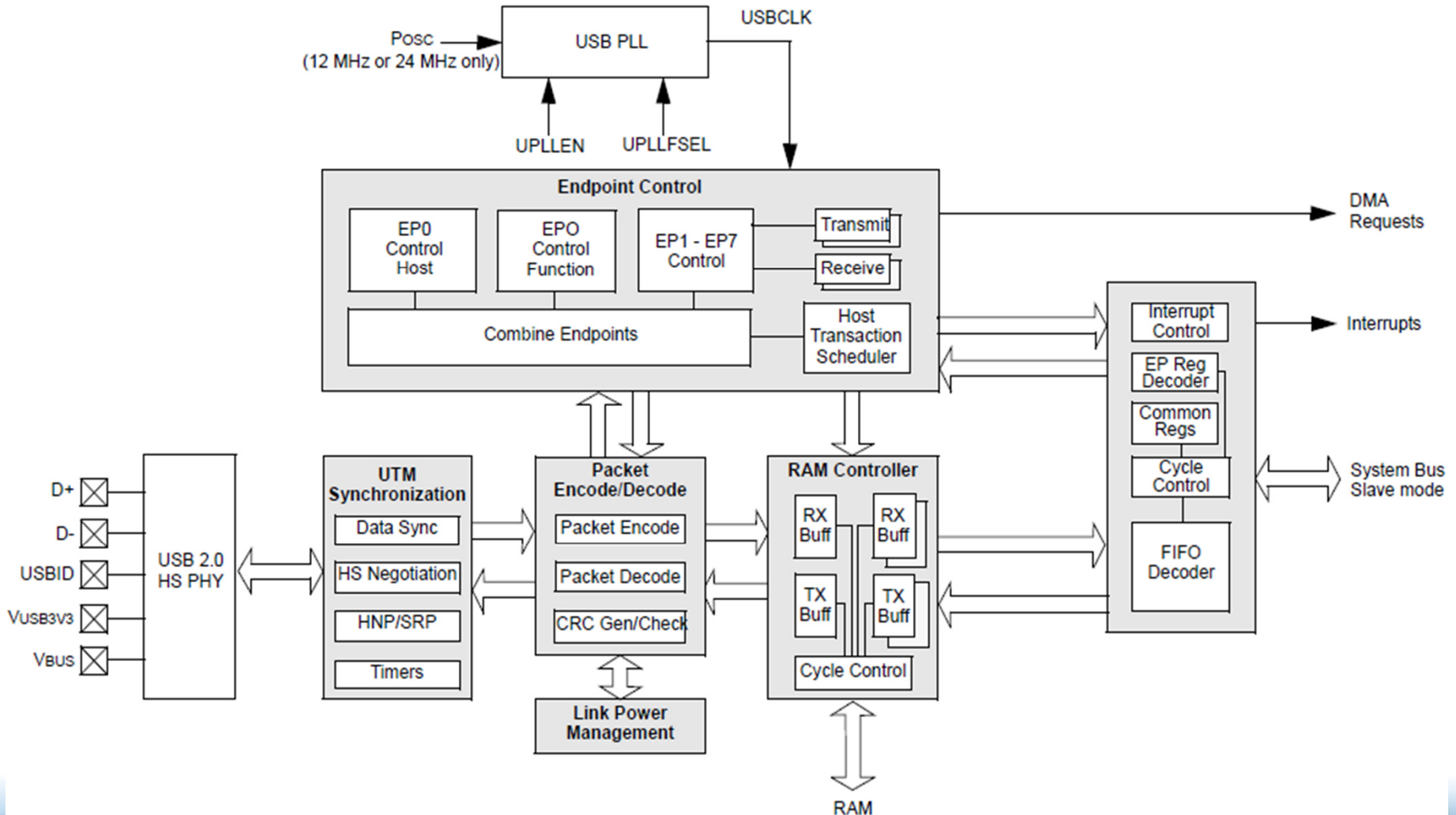
- **DMA режим**
 - Высокая пропускная способность (CPU не нагружен)
 - Пересылка данных на основе буфера дескрипторов (Buffer Descriptors Perform Data Transfers)
 - **256 Bytes of Data Per Descriptor**
 - **Descriptor Chaining**
- **XIP режим**
 - eExecute-In-Place
 - Минимальная программная инициализация
 - Последовательность и обработка протоколов аппаратно
 - Память отображается в KSEG2
- **PIO режим**
 - CPU контролирует передачу через SQI
 - Использует прерывания и биты статуса для управления пересылкой данных

High-Speed Peripherals (USB)

- **USB 2.0 Host, Device и OTG**
- **Поддержка High-Speed (480 Mbps), Full-Speed (12 Mbps) и Low-Speed (1.5 Mbps)**
 - **Поддержка MCHP USB2.0 Hub контроллеров**
- **Выделенный 8-канальный DMA (быстрый доступ к системной памяти)**
- **7 Tx и 7 Rx End Points (в дополнение к EP0)**

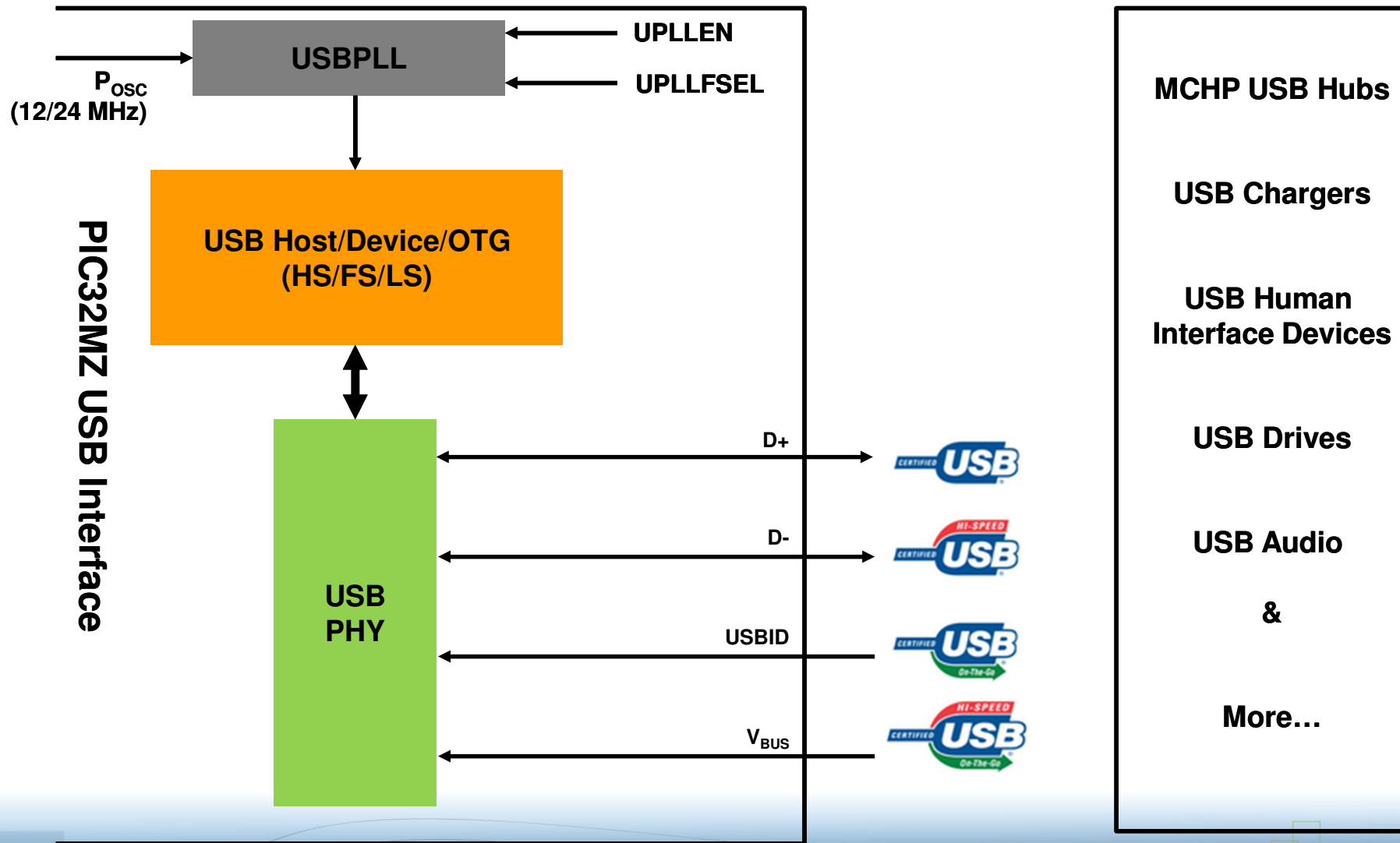
High-Speed Peripherals (USB)

USB Block Diagram



High-Speed Peripherals (USB)

USB Interface Example



Ethernet модуль

- **Ethernet модули идентичны PIC32MX5xx/6xx/7xx за исключением:**
 - Доп.опции периферийной шины для БОльшей тактовой частоты
- **144-х выводные корпуса позволяют подключать RMI и RMP/EVI физику PHY**
 - Совместимо с Ethernet PHYs от Microchip, в т.ч. новыми LAN874x
 - Ethernet starter kit обновлены и используют LAN874x



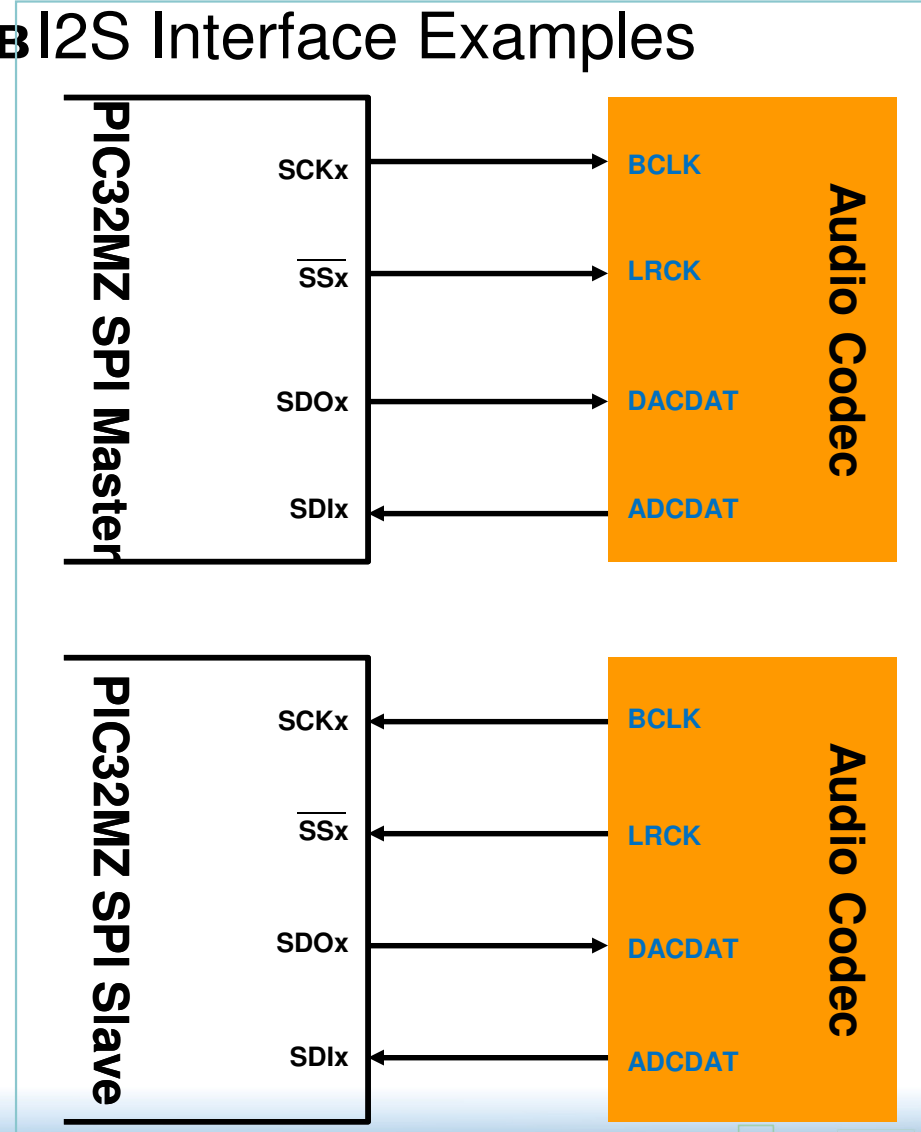
MICROCHIP

MASTERS 2013

НИЗКОСКОРОСТНАЯ ПЕРИФЕРИЯ

Low-Speed Peripherals (SPI / I2S)

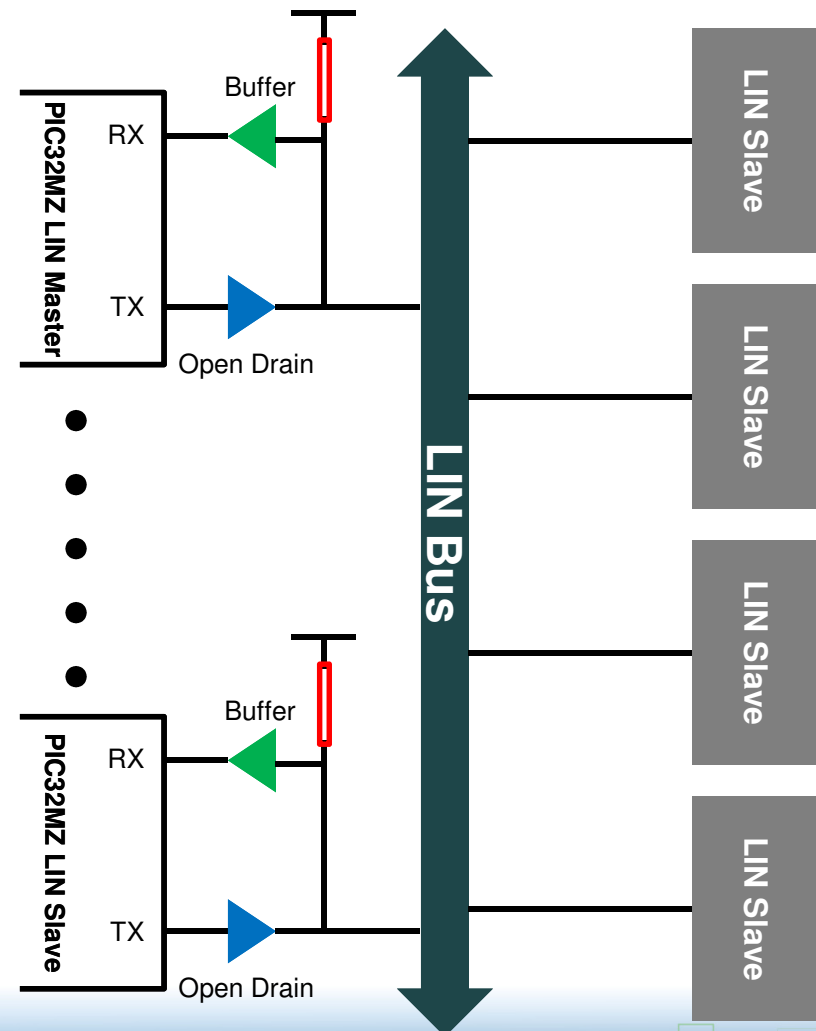
- **Поддержка Audio кодеков**
 - I2S протокол
 - Выравнивание вправо
 - Выравнивание влево
 - PCM
- **Частота шины до 50 МГц**
- **Режимы Master и Slave**
- **Поддержка Enhanced Framed SPI Protocol**
- **2 FIFO для Данных**
 - 16-byte Transmit FIFO
 - 16-byte Receive FIFO



Low-Speed Peripherals (UART)

- Full Duplex, 8- и 9-битные Данные
- Even, Odd и No Parity Support
- Один или Два стоповых бита
- Аппаратное определение скорости
- Аппаратный контроль потока
- Режим Loop Back
- Поддержка протокола LIN
- IrDA[®] Encoder и Decoder

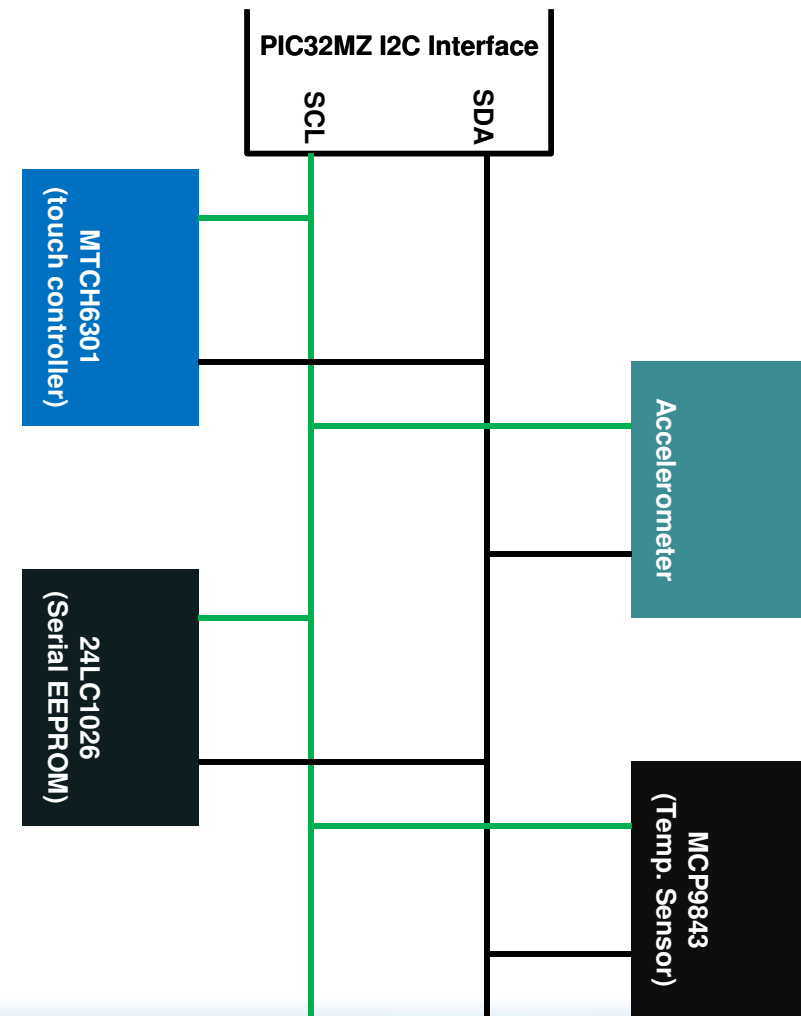
UART LIN Interface Example



Low-Speed Peripherals (I²C™)

- Режимы Master и Slave
- 7-bit и 10-bit данные
- Синхронизация шины
- Поддержка режима Multi Master
- Определение коллизий и арбитраж
- Маска адресных бит
- Поддержка SMBus

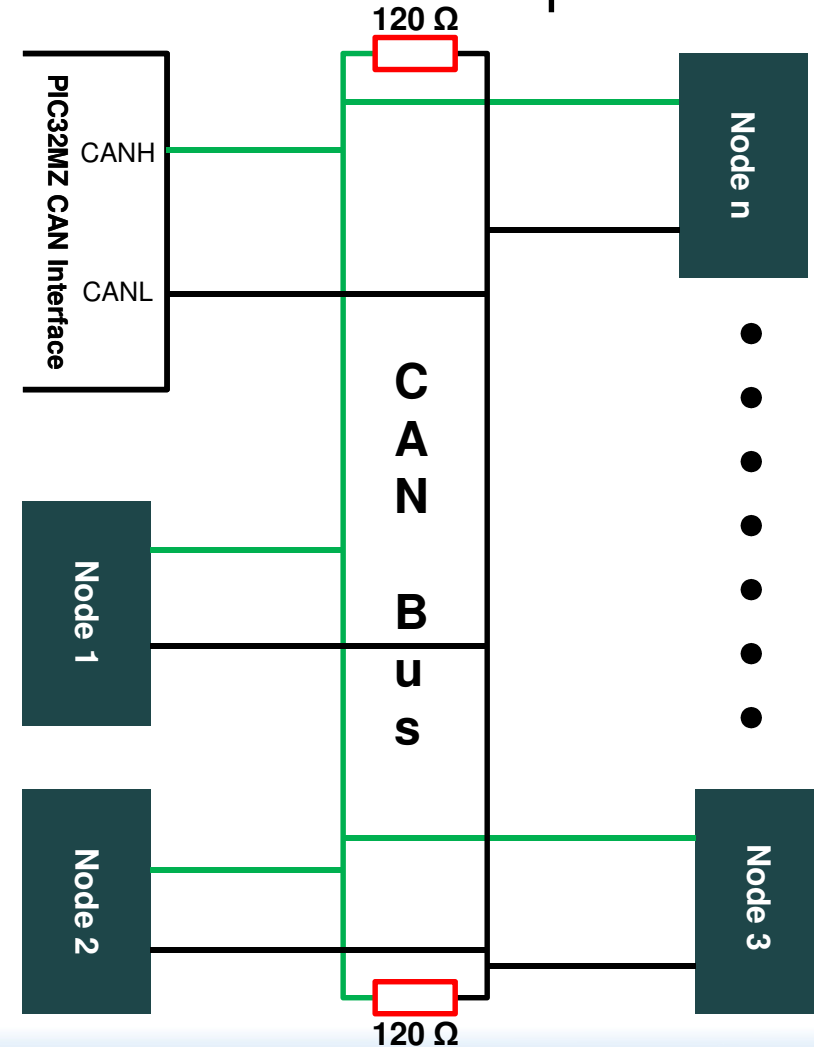
I²C Interface Example



Low-Speed Peripherals (CAN)

- Полное соответствие CAN2.0B
- 1024 сообщений в 32x32 FIFO
- Определяемые пользователем уровни приоритетов сообщений
- 32 Фильтров и 4 регистров масок
- Поддержка автоответа
- Поддержка адресации DeviceNet™
- Loopback и Bus Monitoring
- Выделенный таймер временных отметок (Time-Stamp Timer)
- Выделенные DMA каналы
- Режим Data Only Reception
- Поддержка режимов сохранения энергии

CAN Interface Example

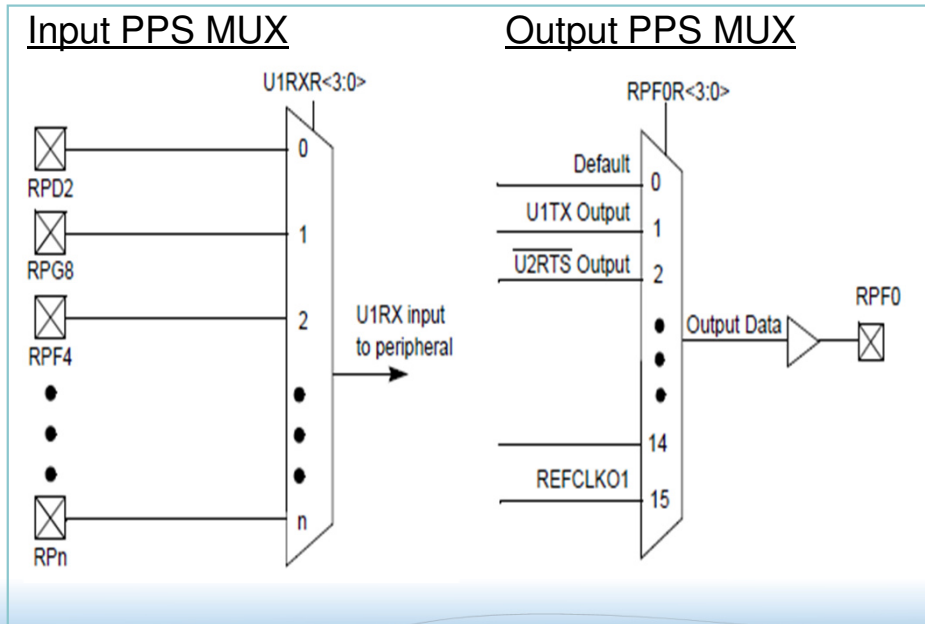


Порты Ввода/Вывода

- **Есть толерантные к 5В выходы**
- **Выбираемые Open Drain, Pull-Up и Pull-Down**
- **Определение изменения состояния - Input Change Notification**
- **Работа в Sleep и Idle**
- **16-bit Parallel Master Port**
- **Переопределение функций выводов Peripheral Pin Select**

Порты Ввода/Вывода (PPS)

- Один вывод – несколько функций
- Доступен на части выводов
- Программное управление
- Безопасный режим изменения состояния для предотвращения случайного изменения



Peripheral Pin Select Table

Input Pin Selection:

Peripheral Pin	[pin name]R SFR	[pin name]R Bits	[pin name]R Value = Device Pin
INT3	INT3R	INT3R<3:0>	0000=RPD2 0001=RPG8 0010=RPF4
T2CK	T2CKR	T2CKR<3:0>	...
T6CK	T6CKR	T6CKR<3:0>	...
IC3	IC3R	IC3R<3:0>	...
IC7	IC7R	IC7R<3:0>	1110=RPD6 1111=Reserved

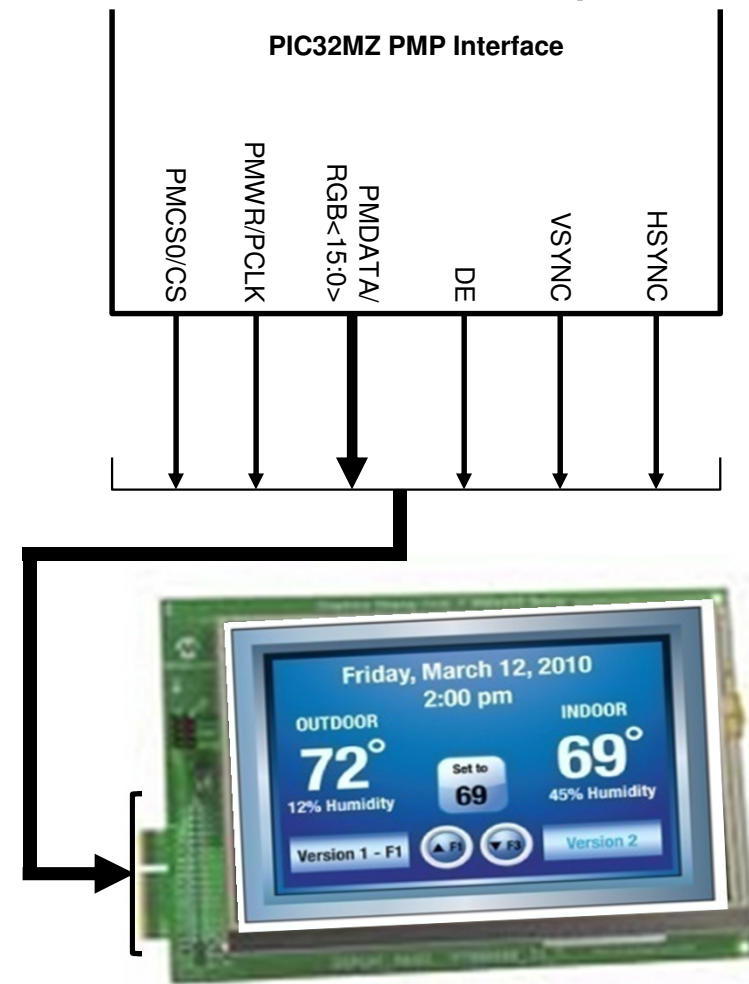
Output Pin Selection:

RPn Port Pin	RPnR SFR	RPnR bits	RPnR Value = Device Pin
RPD2	RPD2R	RPD2R<3:0>	0000=No Connect 0001=U3TX 0010=U4RTS
RPG8	RPG8R	RPG8R<3:0>	...
RPF4	RPF4R	RPF4R<3:0>	...
RPD10	RPD10R	RPD10R<3:0>	...
RPF1	RPF1R	RPF1R<3:0>	1110=C2OUT 1111=C1TX

Порты Ввода/Вывода (PMP)

- Управление параллельным портом
- До 16 линий данных
- До 16 линий адреса
- До 2 Chip Select
- Программируемые Стробы
 - Раздельное Чтение и Запись
 - Строб Read/Write Strobe с разрешением
- Мультиплексирование Address/Data
- Программируемая полярность управляющих сигналов (PMCSx, PMRD, PMWR, PMENB)
- Программируемые циклы ожидания
- Быстрая манипуляция битами (CLR, SET, INV)
- Работа в Sleep и Idle

PMP Interface Example





MICROCHIP

MASTERS 2013

FLASH ПАМЯТЬ

Boot Память

2 области Boot памяти по 80КБ

- Программирование новой версии программы с сохранением старой «резервной» копии
- “Защищенный режим” – предоставление некоторого функционирования при сбое основной памяти

Boot память

- **PIC32MX**

- Одна область Boot памяти
 - 12 КБ Boot Flash
 - DEVCFG0–DEVCFG3

- **PIC32MZ**

- Две области Boot памяти
 - Каждая по 80 КБ Boot Flash
 - DEVCFG0-DEVCFG3
 - ADEVCFG-ADEVCFG3

Альтернативная конфигурация Boot

- **Каждая Boot область имеет альтернативную конфигурацию**
 - Если обнаружена ошибка в основной конфигурации Boot памяти, то используется альтернативная
 - Если обе основная и альтернативная конфигурация имеют ошибки, то используется конфигурация по умолчанию
 - **Используется генератор 8 МГц FRC**

ЕСС и динамическое ЕСС

- **Вся Flash память имеет Error Correction Code**
 - Продлевает жизнь Flash памяти путем исправления однобитовых ошибок
- **Зри режима**

DEVCFG0	31:16	—	EJTAGBEN	—	—	—	—	—	—	—	—	—	—	—	—	—	—
	15:0	—	DBGPER<2:0>			—	FSLEEP	FECCCON<1:0>	—	BOOTISA	TRCEN	ICESEL<1:0>	JTAGEN	DEBUG<1:0>			
CFGCON	31:16	—	—	—	—	—	—	DMAPRI	CPUPRI	—	—	—	—	—	—	ICACLK	OCACLK
	15:0	—	—	IOLOCK	PMDLOCK	PGLOCK	—	—	USBSEN	—	—	ECCCON<1:0>	JTAGEN	TROEN	—	TDOEN	

11 = ECC and dynamic ECC are disabled (ECCCON<1:0> bits are writable)

10 = ECC and dynamic ECC are disabled (ECCCON<1:0> bits are locked)

01 = Dynamic Flash ECC is enabled (ECCCON<1:0> bits are locked)

00 = Flash ECC is enabled (ECCCON<1:0> bits are locked; disables word Flash writes)

ECC и Flash Wait States

- **Сколько циклов ожидания (Wait states) нужно вставить когда используется ECC.**

Required Flash Wait States ⁽¹⁾	SYSCLK	Units
With ECC:		
0 Wait states	$0 < \text{SYSCLK} \leq 66$	MHz
1 Wait state	$66 < \text{SYSCLK} \leq 133$	
2 Wait states	$133 < \text{SYSCLK} \leq 200$	
Without ECC:		
0 Wait states	$0 < \text{SYSCLK} \leq 83$	MHz
1 Wait state	$83 < \text{SYSCLK} \leq 166$	
2 Wait states	$166 < \text{SYSCLK} \leq 200$	

Live Update

- **Наличие 2ух панелей Flash и Boot Flash позволяет иметь 2ве версии программы в памяти**
 - Запуск альтернативной версии если в основной есть сбой
 - Bootloader в основной или Boot Flash
 - Стирание и программирование второй половины пока выполняется код в другой
 - Использование части Boot Flash для хранения ключей шифрования

Последовательность Live Update

- **Определить какая панель будет обновляться**
- **Стереть Flash**
- **Запрограммировать Flash**
 - Дешифрование в ОЗУ и программирование
- **Стереть Boot Flash**
- **Запрограммировать Boot Flash**
 - Обновить TSEQ для новой последовательности загрузки
- **Программный сброс**

Flash Panel 1
(App 1)

Flash Panel 2
(App 2)

Boot Flash 1

Boot Flash 2

Различия в модулях прерываний

● PIC32MX

- Фиксированная область векторов
 - Размер контролируется через регистр VS в CP0
 - минимум 32 байта
- Приоритеты и Суб-Приоритеты
- Один набор теневых регистров

● PIC32MZ

- Динамическая область векторов
 - Каждый вектор имеет регистр OFFx для управления размещением
 - Может быть меньше или больше
- Приоритеты и Суб-Приоритеты как в PIC32MX
- 7семь наборов теневых регистров

Vector Spacing

- Каждое прерывание имеет OFFx регистр
 - Устанавливает адрес ISR
 - Должны быть выровнены по 2-байта
 - Допускают microMIPS команды в ISR
 - Автоматически обрабатывается XC32

```
void __attribute__((_TIMER_1_VECTOR, interrupt(IPL2SOFT), nomips16))
    _Timer1Handler(void)
    {
        ...
    }
```

0540	OFF000	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	VOFF<17:16>	0000
		15:0	VOFF<15:1>														—	0000
0544	OFF001	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	VOFF<17:16>	0000
		15:0	VOFF<15:1>														—	0000
0548	OFF002	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	VOFF<17:16>	0000
		15:0	VOFF<15:1>														—	0000

Наборы Shadow Register

- **PIC32MZ имеет 7 семь наборов теневых регистров (SRS)**
 - Нет необходимости в сохранении/восстановлении регистров в прерываниях
 - 7 приоритетов прерываний могут быть сопоставлены с индивидуальными SRS

PRISS	31:16	PRI7SS<3:0>	PRI6SS<3:0>	PRI5SS<3:0>	PRI4SS<3:0>			
	15:0	PRI3SS<3:0>	PRI2SS<3:0>	PRI1SS<3:0>	—	—	—	SS0

DMA и Периферия

- **PI32MZ имеет 26 каналов DMA**
 - Программируемые
 - **DMA: 8**
 - Выделенные
 - **USB: 8**
 - **Ethernet: 2**
 - **CAN: 4 (2 для каждого CAN)**
 - **Crypto: 2**
 - **SQI: 2**

Программируемый DMA

- **Очередь 32-bit данных глубиной 4**
 - Отдельно на каждый канал DMA
 - Чтение данных от Цели (target) когда свободен
 - **Не нужно ждать когда освободится от записи**
- **Паттерн совпадения расширен до 16-бит**

DMA Pattern Ignore

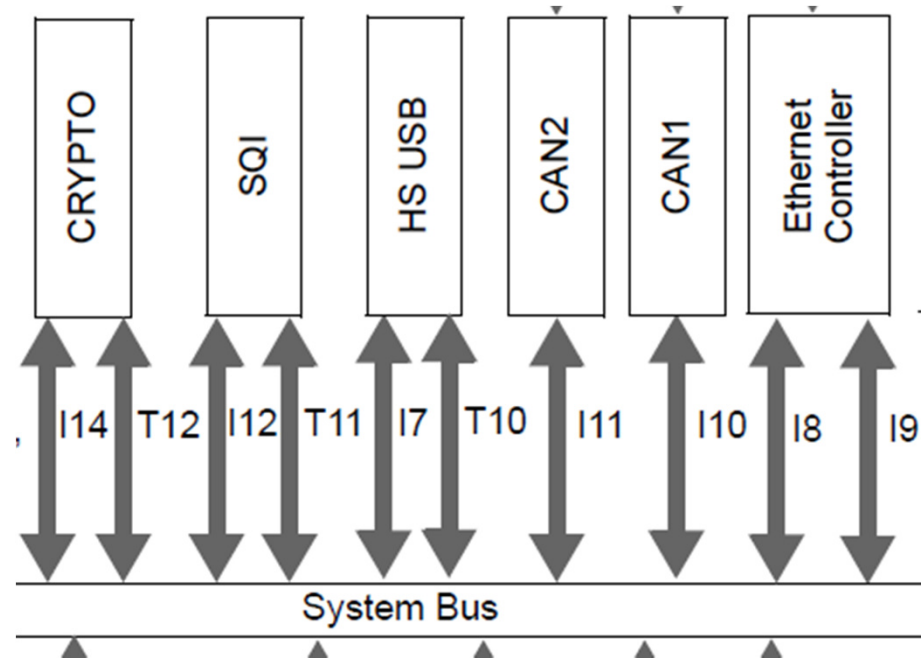
- **Новая особенность с Паттерном Совпадения**
 - Использование 16-bit паттерна помогает фильтровать данные



Символ пробела будет проигнорирован и сработает «Паттерн Совпадения»

Выделенные DMA

- Каждая из указанной периферии имеет выделенный DMA
 - Пересылка данных без участия ядра CPU
- Модули Crypto и SQI используют Буферы Дескрипторов



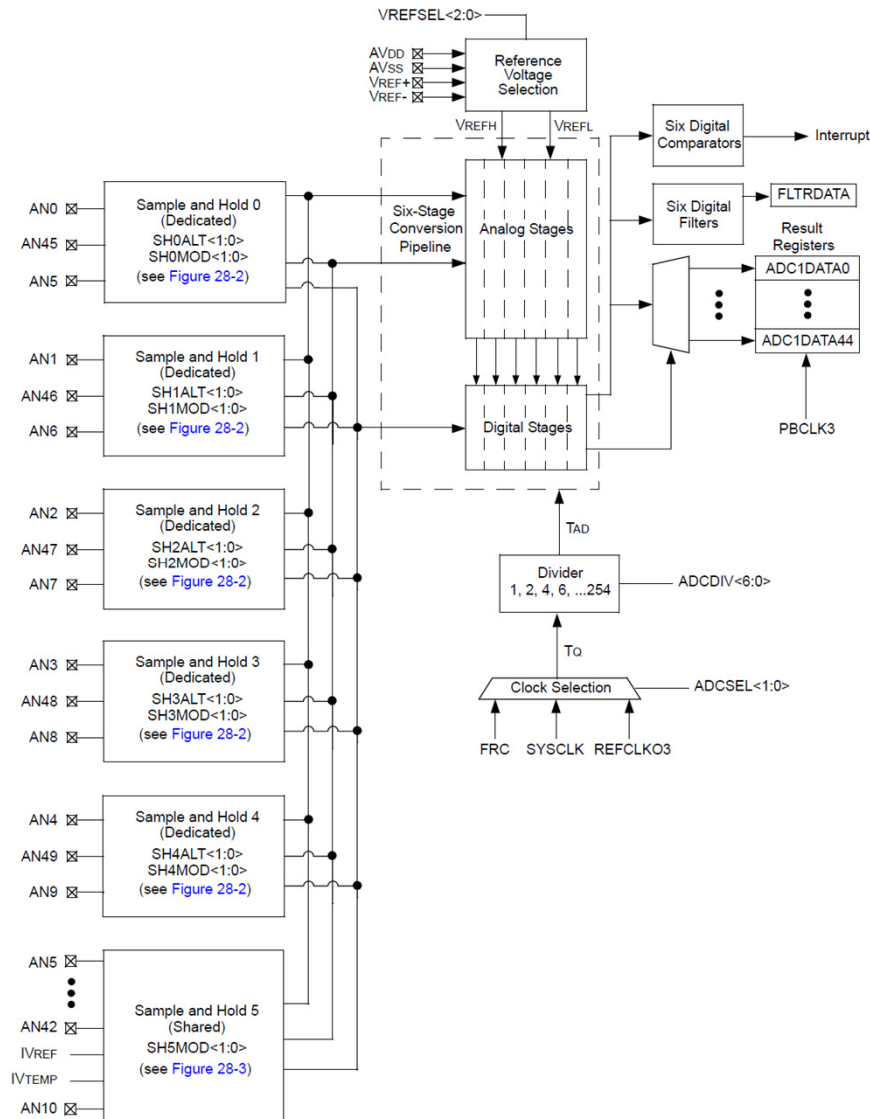


MICROCHIP

MASTERS 2013

АЦП

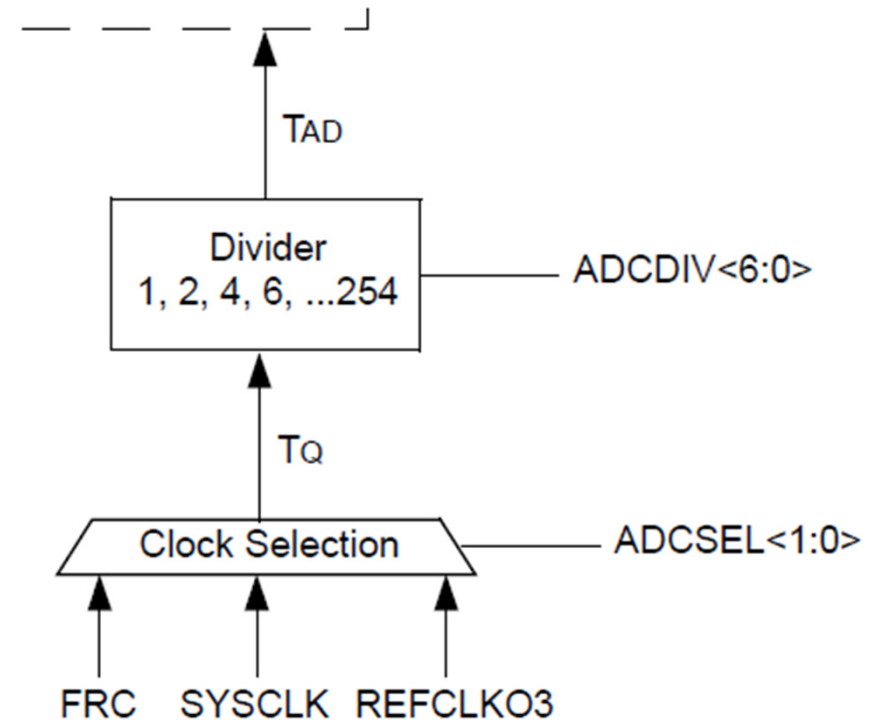
12-разр дифференциальный АЦП



- **6 УВХ**
 - 5 выделенных УВХ
 - Один общий УВХ
- **3 источника тактирования**
- **6-и стадийный конвейерный АЦП**
 - 28М преобразований в сек.
- **Регистры результатов для каждого канала АЦП**
- **6 цифровых компараторов**
- **6 цифровых фильтров**
- **Измерение внутр. V_{ref} и V_{temp}**

Тактирование АЦП

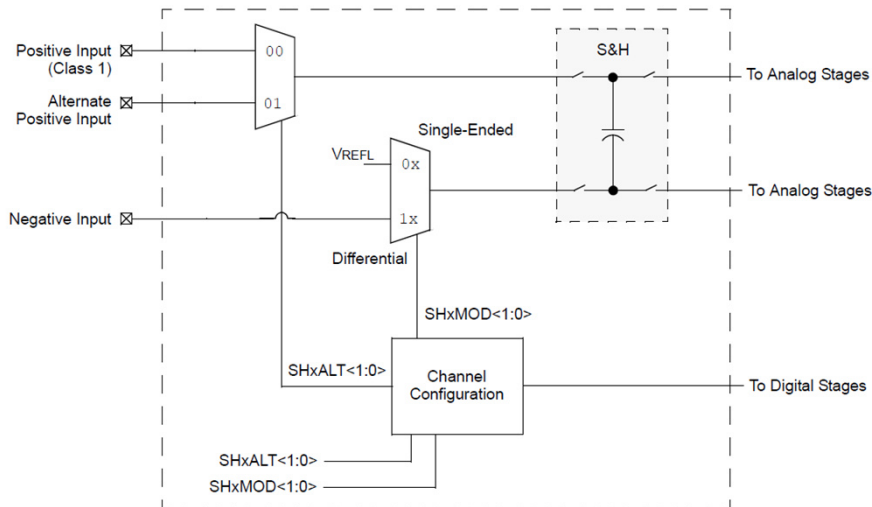
- Три источника тактирования T_{AD}
 - FRC
 - SYSCLK
 - REFCLKO3
- Каждый может пройти через делитель
- Максимальная скорость преобразования 28 МГц



Выделенные входы “Class 1”

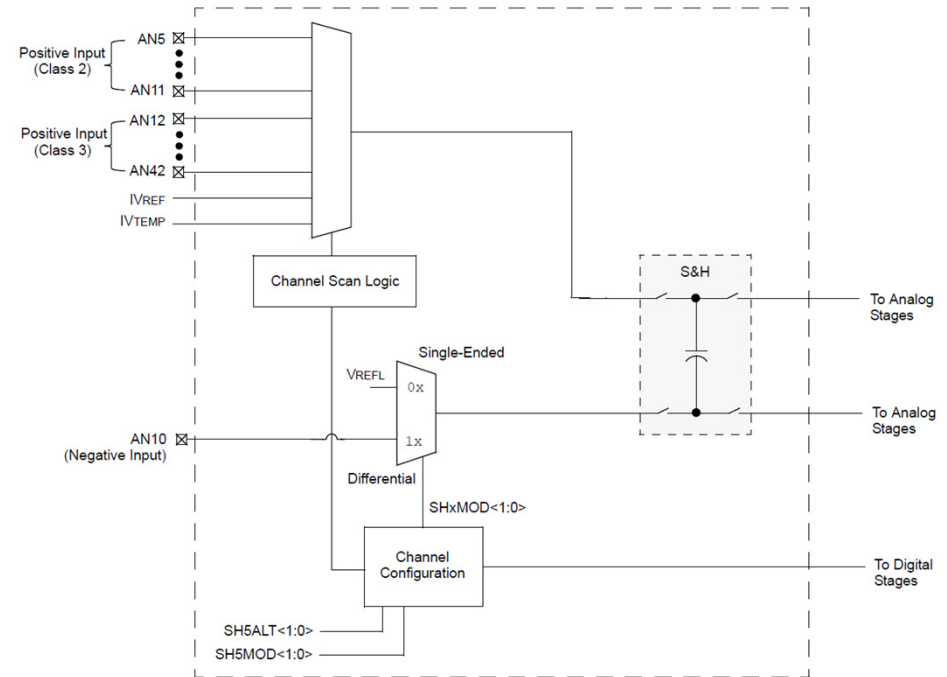
5 УВХ

- **Положительный Вход+**
 - AN0 – AN4
- **Альтернативный Вход+**
 - AN45 – AN49
- **Вход-**
 - AN5 – AN9



Общие входы АЦП

- 1 УВХ
- Входы+
 - AN5 – AN11 Class 2
- Входы+
 - AN12 – AN42 Class 3
- I_{VREF}
- I_{VTEMP}
- Вход-
 - AN10



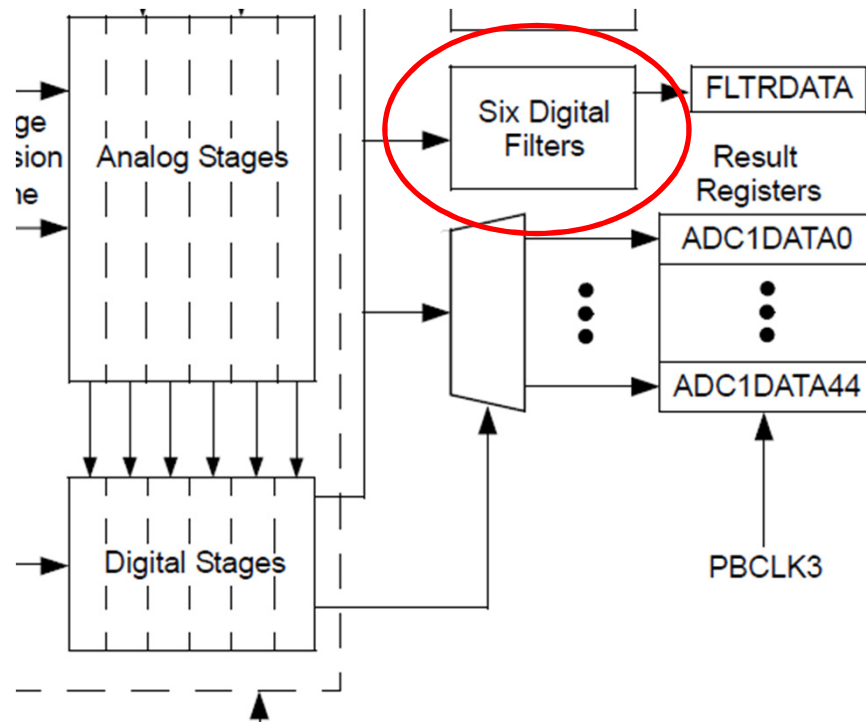
Триггеры

- **Десять источников**
 - Выходы компараторов COUT (1, 2)
 - Output Compare (1, 3, 5)
 - Срабатывание Таймеров (1, 3, 5)
 - INTO
 - Глобальный программный триггер
- **Возможность запуска сканирования списка каналов**

Калибровка ADC

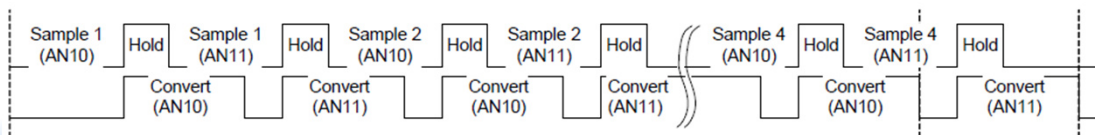
- **Перед началом работы нужно выполнить калибровку АЦП**
 - Калибровочные хранятся в регистрах DEVADC1-DEVADC5
 - Эти данные должны быть перенесены в AD1CAL1-AD1CAL5
 - Когда АЦП включен, то проводится автоматическая калибровка.
- **Бит AD1CON2.ADCRDY показывает окончание калибровки**
- **АЦП должен быть выключен до изменения источника тактирования**

Цифровые фильтры



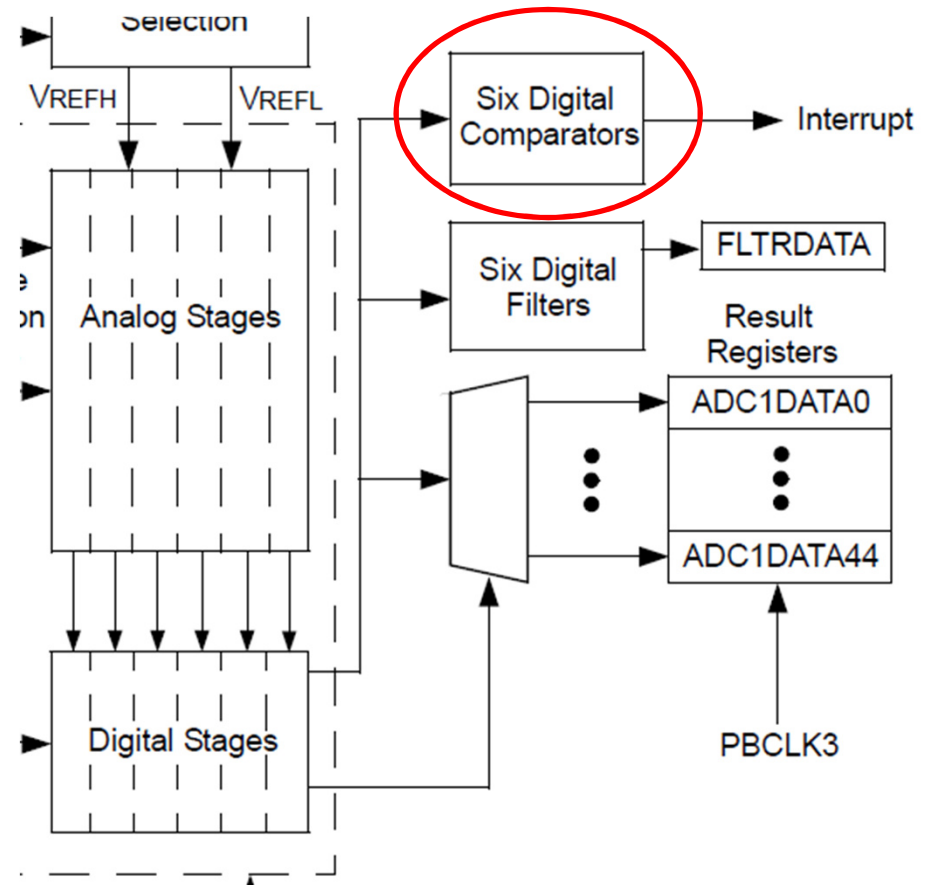
- **Цифровые фильтры увеличивают точность АЦП**
 - + 1, 2, 3, 4 бита разрядности
- **Каждый фильтр может быть подключен к любому из входов AN0-AN42**
 - ПЛЮС к V_{REF} и V_{TEMP}
- **После включения, значения добавляются к аккумулятору**
 - Прерывание по окончании оверсемплинга

4x oversampling process of two Class 2 inputs triggered from the same source



Цифровые компараторы в АЦП

- **Результаты измерений каналов AN0-AN31 могут быть сравнены в цифровом виде**
- **Прерывания:**
 - $LO \leq DATA < HI$
 - $HI \leq DATA$
 - $DATA < HI$
 - $LO \leq DATA$
 - $DATA < LO$

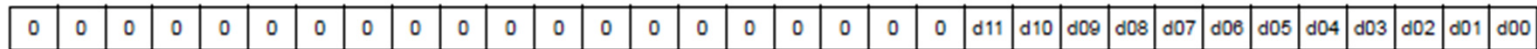


Прерывания

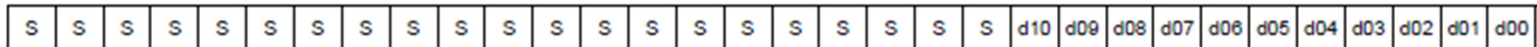
- **Индивидуальные по:**
 - Готовности данных в ANx
 - Срабатыванию цифрового компаратора
 - Данные Цифрового фильтра Oversampling ГОТОВЫ
- **Глобальные события**
 - Определяет какое событие в комбинации с другим вызывает прерывание
- **Раннее прерывание**
 - Формирование прерывания до завершения преобразования
 - Начинает выполнять Процедуру Обработки Прерывания заранее

Формат данных АЦП

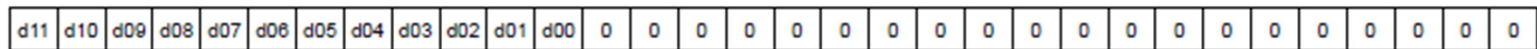
- **Четыре формата представления данных**
 - Unsigned Integer



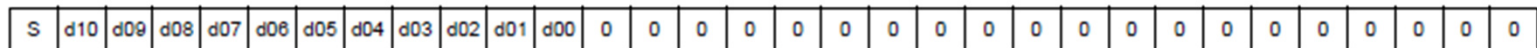
- Signed Integer



- Fractional



- Signed Fractional





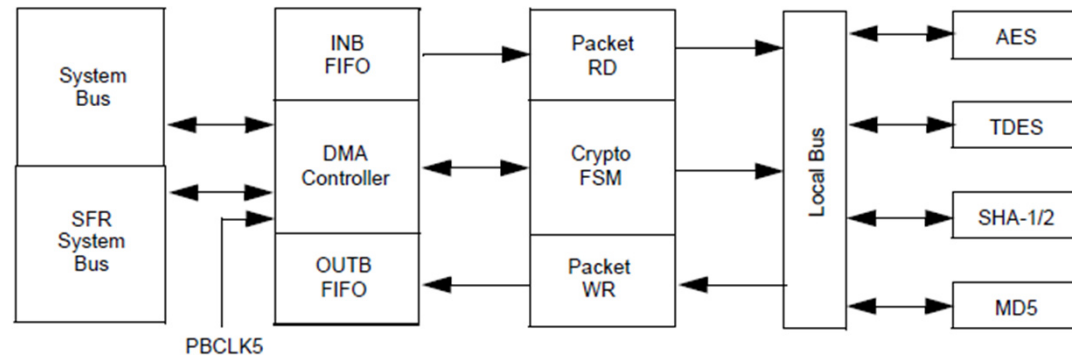
MICROCHIP

MASTERS 2013

МОДУЛЬ ШИФРОВАНИЯ

Crypto Engine (CE)

- Часть контроллеров PIC32MZ имеют аппаратный модуль шифрования
 - ХЭШ функции
 - MD5
 - SHA1
 - SHA-256
 - AES-GCM
 - HMAC
 - ФУНКЦИИ
 - AES (128-, 192-, 256-bit key lengths)
 - DES/TDES
- Алгоритмы могут быть запущены последовательно или параллельно
- Выделенный канал DMA



Security Association (SA)

SA_CTRL
SA_AUTHKEY
SA_ENCKEY
SA_AUTHIV
SA_ENCIV

- SA это программная структура
- SA_CTRL управление:
 - Алгоритм
 - Размер ключа
 - Многозадачность
- SA_AUTHKEY и SA_ENCKEY содержат ключи
- SA_AUTHIV и SA_ENCIV содержат вектора инициализации

Crypto Buffer Descriptor (BD)

- **BD_CTRL** устанавливает опции
- **BD_SA_ADDR** points to the SA
- **BD_SRCADDR** points to the source data
- **BD_DSTADDR** points to the data destination
- **BD_NXTPTR** points to the next BD
- **BD_UPDPTR** points to an intermediate update buffer
- **BD_MSG_LEN** indicates the total length of the message
- **BD_ENC_OFF** indicates the number of AAD bytes in the case of GCM algorithm

BD_CTRL
BD_SA_ADDR
BD_SRCADDR
BD_DSTADDR
BD_NXTPTR
BD_UPDPTR
BD_MSGLEN
BD_ENC_OFF

Random Number Generator

- **True Random Number Generator (TRNG)**
 - Использует два генератора и тепловой шум для формирования случайных бит
 - Может использоваться как база для PRNG
- **Pseudo Random Number Generator (PRNG)**
 - 64-bit LFSR (сдвиговый регистр с обратными связями)
 - Настраиваемый полином
 - Может последовательно генерировать числа или одно после каждого чтения

Ethernet SSL

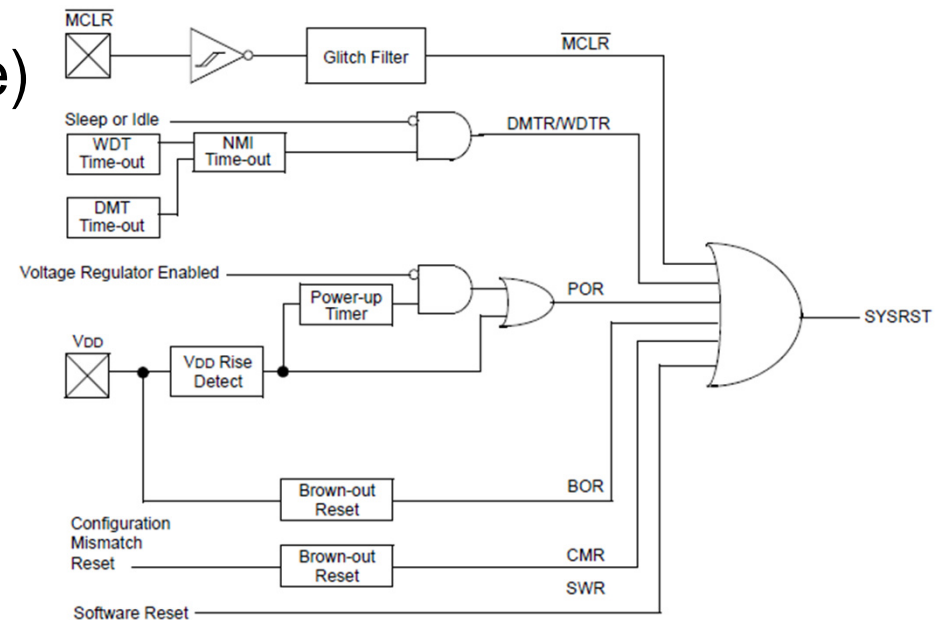
- **Использует Крипто-модуль для:**
 - Ускорения аутентификации
 - Шифрования/Дешифрования пакетов Ethernet
- **Применение ГСЧ для:**
 - Создания сессионного ключа
 - Создания пары ключей публичного/закрытого



СБРОС

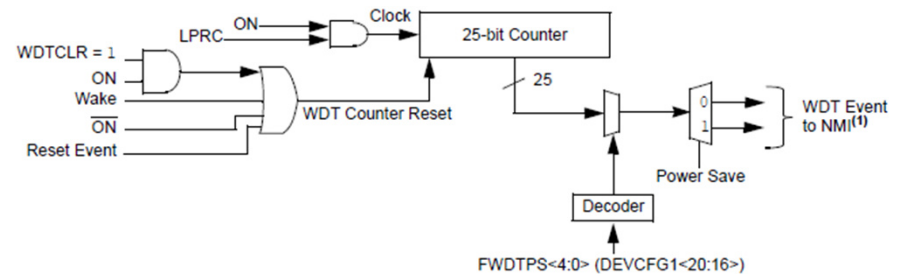
Источники сброса

- **7емь источников**
 - MCLR
 - Deadman Timer (Новое)
 - Watchdog Timer
 - Power-on
 - Brown-out
 - Ошибка конфигурации
 - Программный сброс



Watchdog Timer (WDT)

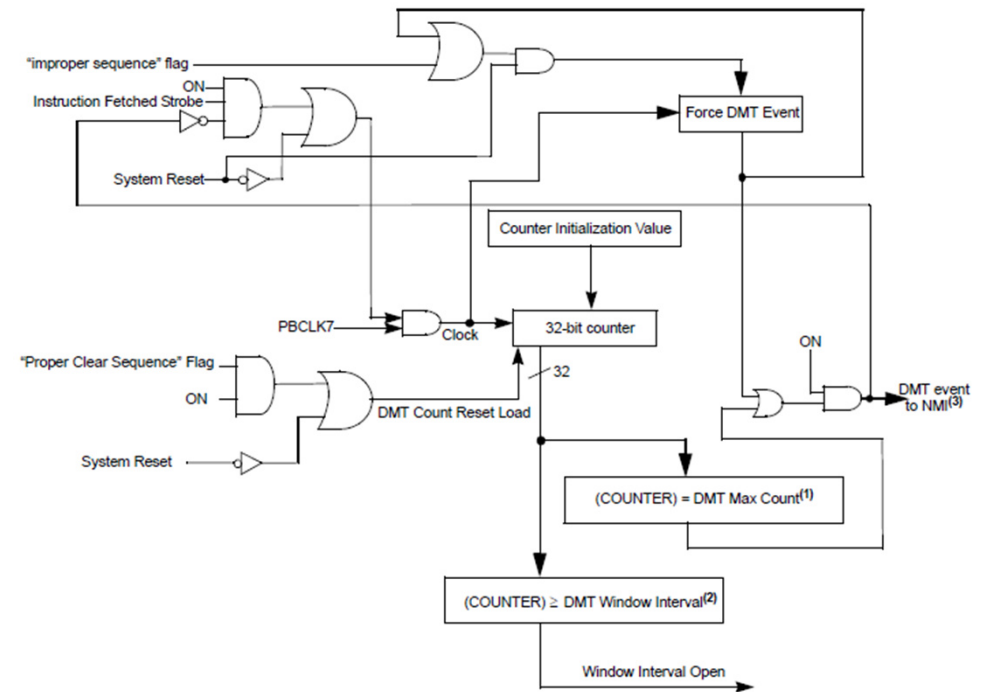
- **WDTCLRKEY** вместо бита **WDTCLR**
 - Нужно записать 0x5743 в регистр для очистки WDT
- **WDTSPGM (DEVCFG1<21>)**
 - WDT может работать во время программирования flash



WDTCON ⁽¹⁾	31:16	WDTCLRKEY<15:0>										SWDTPS<4:0>				WDTWINEN	—
	15:0	ON	—	—	—	—	—	—	—	—	—	—	—	—	—	—	

Deadman Timer (DMT)

- **Считает инструкции**
 - Не работает в Idle или Sleep
- **Очистка требует двушаговой последовательности**
 - Неправильная последовательность вызывает NMI



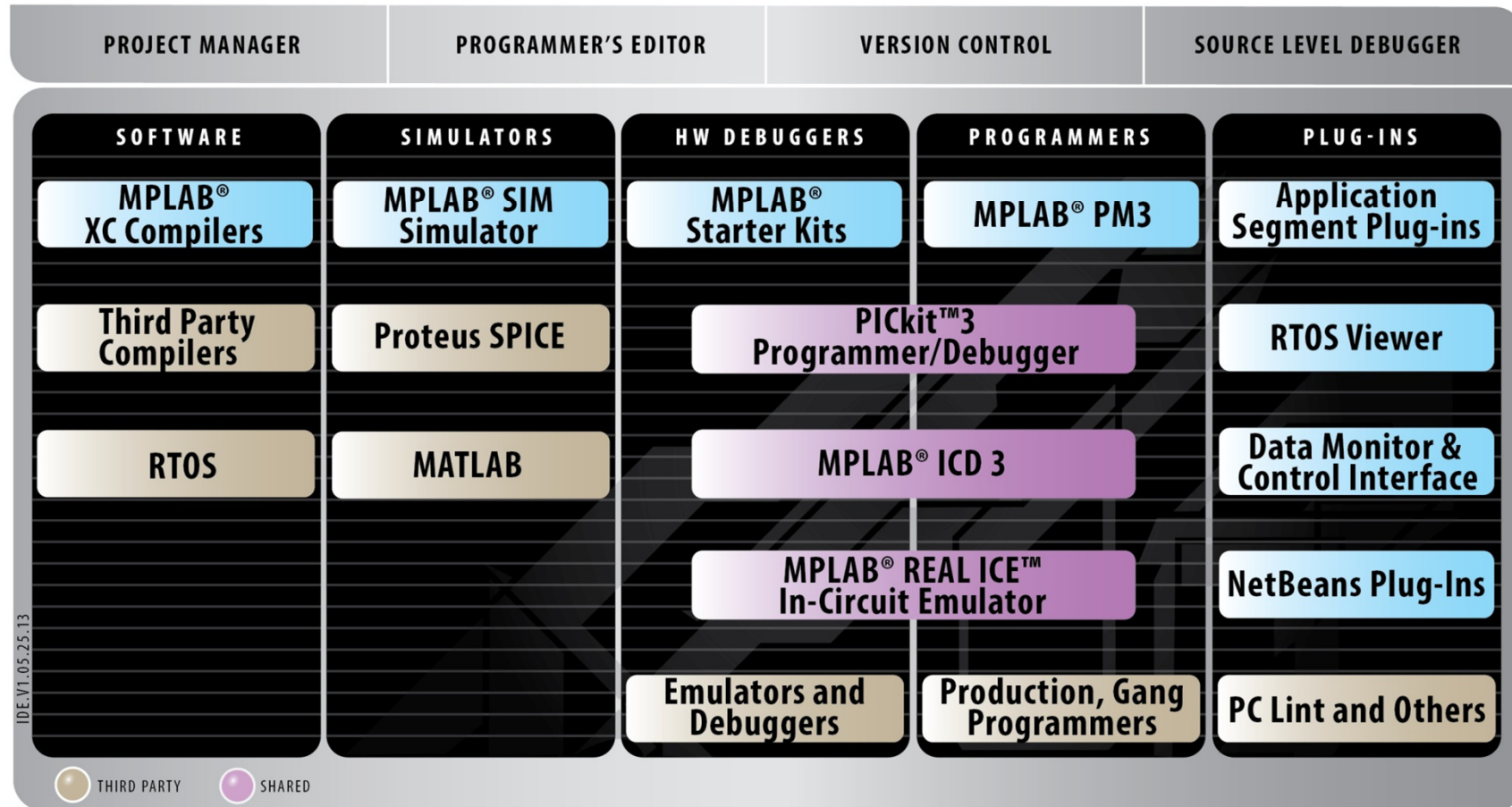
Отладка ядра

- **12 Программных точек останова**
- **8 Аппаратных точек останова (6 Инструкций + 2 Данных)**
- **Поддержка iFlowtrace**
- **PC и/или load/store Address Sampling for Profiling**
- **Performance Counters**
- **Поддержка Fast Debug Channel (FDC)**

MPLAB® X IDE



INTEGRATED DEVELOPMENT ENVIRONMENT



Компиляторы MPLAB® XC

Hi-Tech PICC Based

MPLAB® XC8

8-bit Compiler

PIC10, PIC12,
PIC16, PIC18

MPLAB C30 / GCC Based

MPLAB® XC16

16-bit Compiler

PIC24,
dsPIC30,
dsPIC33

MPLAB C32 / GCC Based

MPLAB® XC32

32-bit Compiler

PIC32

CCI – Common Compiler Interface

Free

Бесплатен, без оптимизации, разрешена для комм.разраб.

Standard

Больше оптимизации

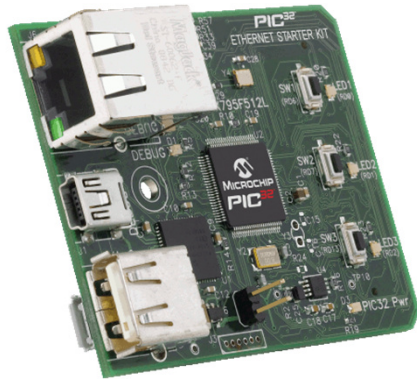
Professional

Полная оптимизация

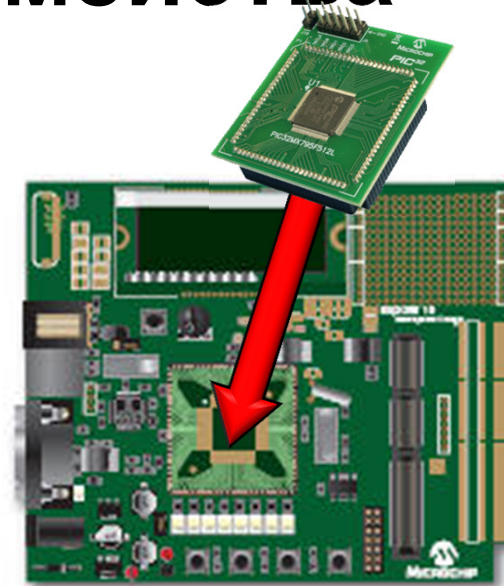


- **Программная платформа:**
 - Модульная структура драйверов периферии и промежуточного ПО
 - Динамическое разделение доступа к драйверам с верхних уровней ПО
 - Работа в составе операционных систем
 - Интероперабельность и расширяемость
 - Встроенные решения от партнеров
- **Интересно?**
 - **Посетите класс «ISP. Прикладные библиотеки работы с графикой, USB, Ethernet и их взаимодействие с RTOS»**

PIC32MZ Starter Kit & PIM для EC семейства



- PIC32MZ MCU
- Интегрирован отладчик/программатор
- Питание от USB
- 10/100 Ethernet
- High Speed USB хост, device, Dual Role и OTG
- 4 MB SQI Flash
- Расширение функций через разъем расширения



- PIC32MZ Processor Plug-In Modules (PIM)
- PIM для платы Explorer 16
- Explorer 16 это отладочная платформа для PIC24, dsPIC DSC и PIC32

Multimedia Expansion Board II

- **Высокоинтегрированная платформа для разработок**
 - **Работает с PIC32MZ SK**
 - **Высококачественный дисплей LCCG WQVGA**
 - **Multi Touch Projected Capacitive Touch**
 - **Лицевая VGA камера**
 - **Wi-Fi и Bluetooth**
 - **24-bit стерео аудио**
 - **На плате 3-осевой акселерометр и температурный сенсор**



**PIC32 Multimedia Expansion Board II
(PART # DM320005-2)**

- **PICMZ примеры кода**
 - **Аудио (декодеры MP3, AAC)**
 - **Графический интерфейс**
 - **Live-Update (Ethernet / HS USB)**
 - **Подключение к Интернет**



MICROCHIP

MASTERS 2013

ОТВЕТЫ



Вопросы?



LEGAL NOTICE

SOFTWARE:

You may use Microchip software exclusively with Microchip products. Further, use of Microchip software is subject to the copyright notices, disclaimers, and any license terms accompanying such software, whether set forth at the install of each program or posted in a header or text file.

Notwithstanding the above, certain components of software offered by Microchip and 3rd parties may be covered by “open source” software licenses – which include licenses that require that the distributor make the software available in source code format. To the extent required by such open source software licenses, the terms of such license will govern.

NOTICE & DISCLAIMER:

These materials and accompanying information (including, for example, any software, and references to 3rd party companies and 3rd party websites) are for informational purposes only and provided “AS IS.” Microchip assumes no responsibility for statements made by 3rd party companies, or materials or information that such 3rd parties may provide.

MICROCHIP DISCLAIMS ALL WARRANTIES, WHETHER EXPRESS, IMPLIED, OR STATUTORY, INCLUDING ANY IMPLIED WARRANTIES OF NONINFRINGEMENT, MERCHANTABILITY, AND FITNESS FOR A PARTICULAR PURPOSE. IN NO EVENT WILL MICROCHIP BE LIABLE FOR ANY DIRECT OR INDIRECT, SPECIAL, PUNITIVE, INCIDENTAL, OR CONSEQUENTIAL LOSS, DAMAGE, COST, OR EXPENSE OF ANY KIND RELATED TO THESE MATERIALS OR ACCOMPANYING INFORMATION PROVIDED TO YOU BY MICROCHIP OR OTHER THIRD PARTIES, EVEN IF MICROCHIP HAS BEEN ADVISED OF THE POSSIBILITY OF SUCH DAMAGES OR THE DAMAGES ARE FORESEEABLE.

TRADEMARKS:

The Microchip name and logo, the Microchip logo, dsPIC, FlashFlex, KEELOQ, KEELOQ logo, MPLAB, PIC, PICmicro, PICSTART, PIC³² logo, rfPIC, SST, SST Logo, SuperFlash and UNI/O are registered trademarks of Microchip Technology Incorporated in the U.S.A. and other countries.

FilterLab, Hampshire, HI-TECH C, Linear Active Thermistor, MTP, SEEVAL and The Embedded Control Solutions Company are registered trademarks of Microchip Technology Incorporated in the U.S.A.

Silicon Storage Technology is a registered trademark of Microchip Technology Inc. in other countries.

Analog-for-the-Digital Age, Application Maestro, BodyCom, chipKIT, chipKIT logo, CodeGuard, dsPICDEM, dsPICDEM.net, dsPICworks, dsSPEAK, ECAN, ECONOMONITOR, FanSense, HI-TIDE, In-Circuit Serial Programming, ICSP, Mindi, MiWi, MPASM, MPF, MPLAB Certified logo, MPLIB, MPLINK, mTouch, Omniscient Code Generation, PICC, PICC-18, PICDEM, PICDEM.net, PICKit, PICtail, REAL ICE, rfLAB, Select Mode, SQL, Serial Quad I/O, Total Endurance, TSHARC, UniWinDriver, WiperLock, ZENA and Z-Scale are trademarks of Microchip Technology Incorporated in the U.S.A. and other countries.

SQTP is a service mark of Microchip Technology Incorporated in the U.S.A.

GestIC and ULPP are registered trademarks of Microchip Technology Germany II GmbH & Co. KG, a subsidiary of Microchip Technology Inc., in other countries.

All other trademarks mentioned herein are property of their respective companies.