

# Microchip's Russia NASTERS

## P3211

32-битные микроконтроллеры PIC32 Ядро MIPS Конкурентные преимущества

© 2011 Gamma SPb P32<sup>-</sup>



### План

- **Ядро MIPS32® M4K® & M14K™**
- Семейство РІС32
- Новые РІС32МХ1 и МХ2
- **Преимущества** 
  - Работа с битами
  - Обработка прерываний
- Заключение

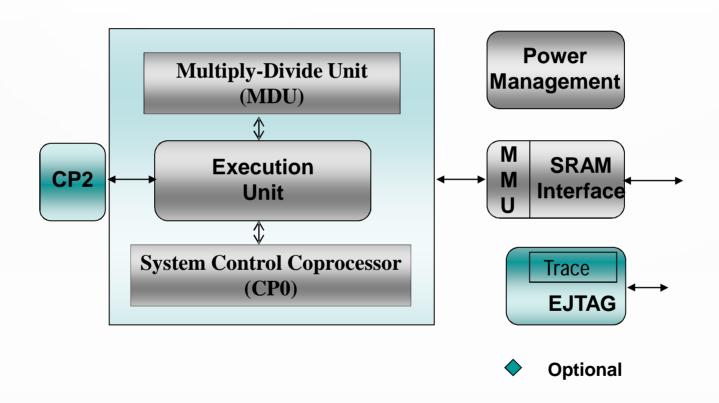


## Ядро MIPS32® M4K®

- Реализация MIPS32 Release 2
- Конвейер 5 уровней
- Работа без/с кешем
- Фиксированное преобразование адресов
- До 8 наборов рабочих регистров
- □ Поддержка системы команд MIPS16e<sup>™</sup>
- Работа в паре с блоком умножения/деления (MDU)

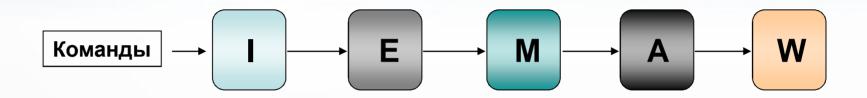


# Схема ядра





# Конвейер MIPS32® M4K®



## 5 стадий конвейера

- I Выборка команды
- Е Выполнение
- М Выборка памяти
- А Выравнивание
- W Сохранение результата



# Регистры ядра

### Регистры

Номер	<b>РМ</b> Я	Функция
<b>\$0</b>	zero	константа «нуль»
<b>\$1</b>	at	Рабочий регистр для ассемблера
\$2\$3	v0,v1	Возвращаемое значение функции
\$4\$7	a0-a3	Аргументы функции
\$8\$15	t0-t7	Рабочие регистры
\$16\$23	s0-s7	Регистры хранения
\$24\$25	t8,t9	Рабочие регистры
\$26\$27	\$k0 - \$k1	Обработка исключений
\$28 or \$gp	gp	Глобальный указатель
\$29 or \$sp	sp	Указатель стека
\$30 or \$fp	s8/fp	Указатель кадра
\$31	ra	Адрес возврата



# Интерфейс сопроцессора

- Дополнительный исполнительный модуль
- Работает в паре с ядром
  - Расширяют функциональность ядра
- Может иметь 2 набора регистров
  - Рабочие регистры сопроцессора
  - Регистры управления





# Сопроцессор управления системой СР0

- СР0 обязательно присутствует в системе
- Обеспечивает механизм управления ресурсами ядра и системы
  - Управление памятью
  - Обработка исключений

। Кеш

CP0

Memory Management Registers EXCEPTION Handling Registers

**Control and Configuration Registers** 



## Быстрое умножение/деление

## Модуль умножение/деления 32х16

Команда	Операнды	Циклы*
MULT/MULTU	16 bit	1
MADD/MADDU MSUB/MSUBU	32 bit	2
MUL	16 bit	2
IVIOL	32 bit	2
DIVU	32 bit	33
	24 bit	26
	16 bit	19
	8 bit	12
DIV	32 bit	34
	24 bit	27
	16 bit	20
	8 bit	13

'Циклы' – необходимое количество циклов для получения результатов



# Расширение ядра MIPS32® M14K<sup>TM</sup>

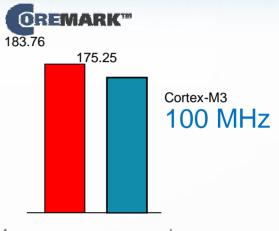
- Расширенное ядро М14К
- Дополнительная поддержка системы команд microMIPS32™ помимо поддержки MIPS16e™
- До 16 наборов регистров
- Может работать одновременно в режимах MIPS32 и microMIPS32



# Разработан для быстродействия

#### Больше возможностей

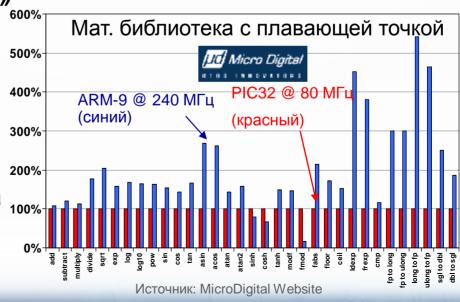
- Ядро MIPS M4K с лучшими в индустрии показателями рісзг DMIPs/MHz (1.56DMIPs/MГц) 80 MHz
- Два набора 32р х3 2 регистров ядра
- Выполнение математических операций параллельно с выборкой команд



Источник: www.coremark.org

#### Производительность «в крови»<sub>,</sub>

- Кэш инструкций для быстрого выполнения команд
- DMA интерфейс для основной периферии
- 80 МГц внутренняя шина
- Детерминированная реакция на прерывания 5 тактов



© 2011 Gamma SPb P3211

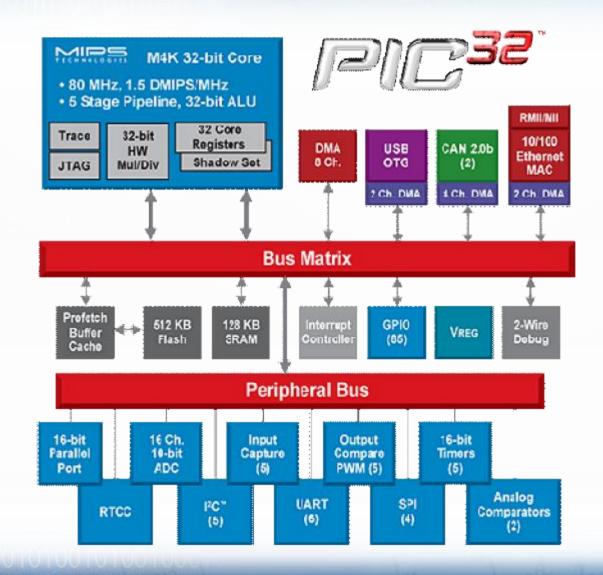


# Структура РІС32

Ø 80 MHz

Ø 2.3v to 3.6v

Ø -40°C to 85°C





## Семейства РІС32

#### Ethernet/CAN/USB

10/100 MAC
Dual ECAN
USB 2.0 FS OTG
6 UARTs, 5 I<sup>2</sup>C<sup>TM</sup>, 4 SPI

#### Ethernet/USB

10/100 MAC USB 2.0 FS OTG 6 UARTs, 5 I<sup>2</sup>C, 4 SPI 64-100 pins

#### CAN/USB

ECAN USB 2.0 FS OTG 6 UARTs, 5 I<sup>2</sup>C, 4 SPI 64-100 pins

#### PIC32 GP & USB USB 2.0 FS OTG 2.3-3.6V, 28-100 pins

#### MX7xx Family

256-512 KG Flash 64-128 KG O3У 64-100 pins

#### MX7xx Family

128 K6 Flash 32 K6 O3У 64-100 pins

#### **MX6xx** Family

256-512 K6 Flash 64-128 K6 O3Y 64-100 pins USB. Ethernet

#### MX6xx Family

64-128 K6 Flash 32 K6 O3Y 64-100 pins USB, Ethernet

#### MX5xx Family

256-512 K6 Flash 64 K6 O3Y 64-100 pins USB, CAN

#### MX5xx Family

64-128 K6 Flash 32 K6 O3Y 64-100 pins USB, CAN

#### MX3xx Family

Up to 512 K6 Flash Up to 32 K6 O3V 64-100 pins 40-80 MHz

#### MX4xx Family

Up to 512 K6 Flash Up to 32 K6 O3Y 64-100 pins 40-80 MHz, USB

#### MX2xx Family

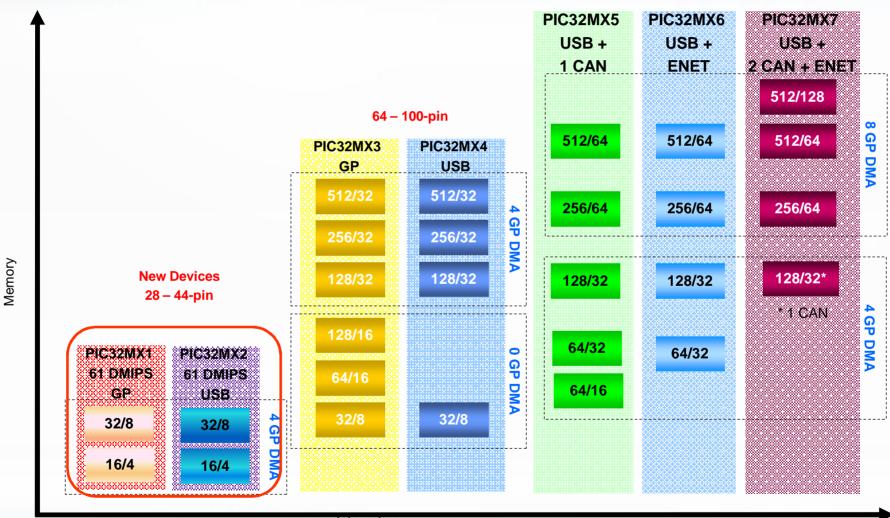
16-32 K6 Flash 4-8 K6 O3Y 28-44 pins 40 MHz, USB

Время



## Новые контроллеры МХ1 и МХ2

64 - 100-pin





## Особенности РІС32 МX1/МX2

Особенность	Возможность
61 DMIPS	Анализ, графика, коммуникации и др.
10-битный АЦП, 1 Мвыб/с	Быстрая оцифровка аналоговых сигналов по 13 каналам
СТМИ	Сенсорные клавиатуры mTouch™
l <sup>2</sup> S	Стандартный интерфейс аудио кодеков, поддержка стерео звука
USB	Высокая скорость обмена данными
Peripheral Pin Select	Гибкое переназначение цифровых выводов
Новые корпуса	Экономия места на плате, проще переход с других семейств
Совместимость	Простой переход с 16-битных PIC
Низкая цена	Стандартная цена \$2.00

© 2011 Gamma SPb P321



## PIC32 MX1/MX2

Product	P I N S	Flash (KB)	SRAM(KB)	USB Device	T I M E R	I	O C	P W M	C T M U	ADC 1Msps	ADC Channels	I // O P i n s	PPS	Analog Comparator	U A R T	S P I / I 2 S	I2C Bus <sup>TM</sup>	PMP	D M A C H	R T C C	J T A G
PIC32MX220F032B	28	32	8	Υ	5	5	5	5	Υ	10b	9	19	Υ	3	2	2	2	Υ	4	Υ	Υ
PIC32MX210F016B	28	16	4	Υ	5	5	5	5	Υ	10b	9	19	Υ	3	2	2	2	Υ	4	Υ	Υ
PIC32MX120F032B	28	32	8	N	5	5	5	5	Υ	10b	9	19	Υ	3	2	2	2	Υ	4	Υ	Υ
PIC32MX110F016B	28	16	4	N	5	5	5	5	Υ	10b	9	19	Υ	3	2	2	2	Υ	4	Υ	Υ
PIC32MX220F032C	36	32	8	Υ	5	5	5	5	Υ	10b	12	23	Υ	3	2	2	2	Υ	4	Υ	Υ
PIC32MX210F016C	36	16	4	Υ	5	5	5	5	Υ	10b	12	23	Υ	3	2	2	2	Υ	4	Υ	Υ
PIC32MX120F032C	36	32	8	N	5	5	5	5	Υ	10b	12	23	Υ	3	2	2	2	Υ	4	Υ	Υ
PIC32MX110F016C	36	16	4	N	5	5	5	5	Υ	10b	12	23	Υ	3	2	2	2	Υ	4	Υ	Υ
PIC32MX220F032D	44	32	8	Υ	5	5	5	5	Υ	10b	13	33	Υ	3	2	2	2	Υ	4	Υ	Υ
PIC32MX210F016D	44	16	4	Υ	5	5	5	5	Υ	10b	13	33	Υ	3	2	2	2	Υ	4	Υ	Υ
PIC32MX120F032D	44	32	8	N	5	5	5	5	Υ	10b	13	33	Υ	3	2	2	2	Υ	4	Υ	Υ
PIC32MX110F016D	44	16	4	N	5	5	5	5	Υ	10b	13	33	Υ	3	2	2	2	Υ	4	Υ	Υ

PIC32 Package Options	28 SOIC	28 SPDIP	28 SSOP	28 QFN	36 VTLA	44 VTLA	44 QFN	44 TQFP
Pkg XY (mm)	17.9 x 10.3	36 x 7.5	10.2 x 7.8	6 x 6	5 x 5	6 x 6	8 x 8	10 x 10
Pkg H (mm)	2.3	5.1	2.0	0.9	0.9	0.9	0.7	1.0
Pin Pitch (mm)				0.7	0.5	0.5	0.7	0.8

2011 Gamma SPb P321



## PIC32MX3

Product	Pin count	Flash KB + Boot flash	Data RAM (KB)	DMA CH# (Gen/Ded)	Maximum MHz	ADC 10 bit, 1MSPS	Comparators	IC/OC/PWM	Timers 16b/32b	SPI	12Стм	Uarts	USB	Ethernet	CAN	РМР	RTCC
PIC32MX320F032H	64	32 + 12	8		40												
PIC32MX320F064H	64	64 + 12	16		40												
PIC32MX320F064H	64	04 + 12	10	0/0	80												Ì
PIC32MX320F128H	64		16														
PIC32MX320F128L	100	128 + 12	10		80												
PIC32MX340F128H	64	120 + 12	32		80	16 ch	2	5/5/5	5/1	2	2	2	N	N	N	Υ	1
PIC32MX340F128L	100		JZ														
PIC32MX340F256H	64	256 + 12	32	4/0	80												
PIC32MX360F256L	100	230 T 12	JŁ	<del>-1</del> / U	00												
PIC32MX340F512H	64	512 + 12	32		80												
PIC32MX360F512L	100	J12 T 12	JŁ		00												



## **PIC32MX4 USB 2.0**

Product	Pin count	Flash KB + Boot flash	Data RAM (KB)	DMA CH# (Gen/Ded)	Maximum MHz	ADC 10 bit, 1MSPS	Comparators	IC/OC/PWM	Timers 16b/32b	SPI	І2Стм	Uarts	USB	Ethernet	CAN	РМР	ктсс
PIC32MX420F032H	64	32 + 12	8	0/2	40												
PIC32MX440F128H	64	128 + 12	32		80												
PIC32MX440F128L	100	120 + 12	JZ		00												
PIC32MX440F256H	64	256 + 12	32	4/2	80	16 ch	2	5/5/5	5/1	2	2	2	Υ	N	N	Υ	1
PIC32MX460F256L	100	230 T 12	JZ	<del>-</del> /2	00												
PIC32MX440F512H	64	512 + 12	32		80												
PIC32MX460F512L	100	312 7 12	JZ		30												



### PIC32MX5 USB OTG + 1xCAN

Product	Pin count	Flash (KB) + Boot Flash	Data RAM (KB)	DMA CH# (Gen/Ded)	Maximum Frequency (MHz)	ADC 10-bit 1 Msps	Comparators	IC/OC/PWM	Timers 16b/32b	SPI	l²С <sup>тм</sup>	UARTS	USB	Ethernet	CAN 2.0b	НМР	RTCC
PIC32MX534F064H	64	64+12	16	4/4	80	16	2	5/5/5	5/1	3	4	6	Υ	N	1	Υ	1
PIC32MX564F064H	64	64+12	32	4/4	80	16	2	5/5/5	5/1	3	4	6	Υ	N	1	Υ	1
PIC32MX534F064L	100	64+12	16	4/4	80	16	2	5/5/5	5/1	4	5	6	Υ	N	1	Υ	1
PIC32MX564F064L	100	64+12	32	4/4	80	16	2	5/5/5	5/1	4	5	6	Υ	N	1	Υ	1
PIC32MX564F128H	64	128+12	32	4/4	80	16	2	5/5/5	5/1	3	4	6	Υ	N	1	Υ	1
PIC32MX564F128L	100	128+12	32	4/4	80	16	2	5/5/5	5/1	4	5	6	Υ	N	1	Υ	1
PIC32MX575F256H	64	256+12	64	8/4	80	16	2	5/5/5	5/1	3	4	6	Υ	N	1	Υ	1
PIC32MX575F256H	100	256+12	64	8/4	80	16	2	5/5/5	5/1	4	5	6	Υ	N	1	Υ	1
PIC32MX575F256H	64	512+12	64	8/4	80	16	2	5/5/5	5/1	3	4	6	Υ	N	1	Υ	1
PIC32MX575F256H	100	512+12	64	8/4	80	16	2	5/5/5	5/1	4	5	6	Υ	N	1	Υ	1



## PIC32MX6 USB OTG + Ethernet

Product	Pin count	Flash (KB) + Boot Flash	Data RAM (KB)	DMA CH# (Gen/Ded)	Maximum Frequency (MHz)	ADC 10-bit 1 Msps	Comparators	IC/OC/PWM	Timers 16b/32b	SPI	I <sup>2</sup> C <sup>TM</sup>	UARTS	USB	Ethernet	CAN 2.0b	РМР	RTCC
PIC32MX664F064H	64	64+12	32	4/4	80	16	2	5/5/5	5/1	3	4	6	Υ	10/100	N	Υ	1
PIC32MX664F064L	100	64+12	32	4/4	80	16	2	5/5/5	5/1	4	5	6	Υ	10/100	N	Υ	1
PIC32MX664F128H	64	128+12	32	4/4	80	16	2	5/5/5	5/1	3	4	6	Υ	10/100	N	Υ	1
PIC32MX664F128L	100	128+12	32	4/4	80	16	2	5/5/5	5/1	4	5	6	Υ	10/100	N	Υ	1
PIC32MX675F256H	64	256+12	64	8/4	80	16	2	5/5/5	5/1	3	4	6	Υ	10/100	N	Υ	1
PIC32MX675F256L	100	256+12	64	8/4	80	16	2	5/5/5	5/1	4	5	6	Υ	10/100	N	Υ	1
PIC32MX675F512H	64	512+12	64	8/4	80	16	2	5/5/5	5/1	3	4	6	Υ	10/100	N	Υ	1
PIC32MX675F512L	100	512+12	64	8/4	80	16	2	5/5/5	5/1	4	5	6	Υ	10/100	N	Υ	1
PIC32MX695F512H	64	512+12	128	8/4	80	16	2	5/5/5	5/1	3	4	6	Υ	10/100	N	Υ	1
PIC32MX695F512L	100	512+12	128	8/4	80	16	2	5/5/5	5/1	4	5	6	Υ	10/100	N	Υ	1



# PIC32MX7 USB OTG + 2xCAN + Ethernet

Product	Pin count	Flash (KB) + Boot Flash	Data RAM (KB)	DMA CH# (Gen/Ded)	Maximum Frequency (MHz)	ADC 10-bit 1 Msps	Comparators	IC/OC/PWM	Timers 16b/32b	SPI	I <sup>2</sup> C <sup>TM</sup>	UARTS	USB	Ethernet	CAN 2.0b	РМР	RTCC
PIC32MX764F128H*	64	128+12	32	4/6	80	16	2	5/5/5	5/1	3	4	6	Υ	10/100	1	Υ	1
PIC32MX764F128L*	100	128+12	32	4/6	80	16	2	5/5/5	5/1	4	5	6	Υ	10/100	1	Υ	1
PIC32MX775F256H	64	256+12	64	8/8	80	16	2	5/5/5	5/1	3	4	6	Υ	10/100	2	Υ	1
PIC32MX775F256L	100	256+12	64	8/8	80	16	2	5/5/5	5/1	4	5	6	Υ	10/100	2	Υ	1
PIC32MX775F512H	64	512+12	64	8/8	80	16	2	5/5/5	5/1	3	4	6	Υ	10/100	2	Υ	1
PIC32MX775F512L	100	512+12	64	8/8	80	16	2	5/5/5	5/1	4	5	6	Υ	10/100	2	Υ	1
PIC32MX795F512H	64	512+12	128	8/8	80	16	2	5/5/5	5/1	3	4	6	Υ	10/100	2	Υ	1
PIC32MX795F512L	100	512+12	128	8/8	80	16	2	5/5/5	5/1	4	5	6	Υ	10/100	2	Υ	1



# Масштабируемость и преемственность

Совместимость кода в пределах архитектуры

PIC32

dsPIC®

Совместимость

PIC24

по выводам

PIC18

PIC16

PIC12

PIC10

Единая среда разработки MPLAB® IDE

PIC33

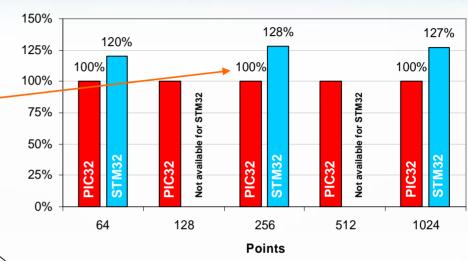


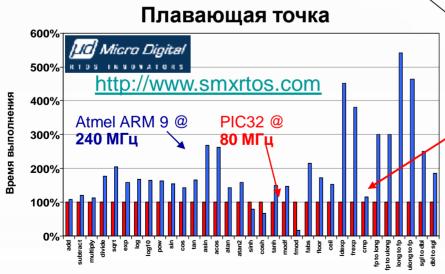
## Быстрые вычисления

БПФ (16-битное) PIC32 vs. STM32

Задачи БПФ на PIC32 решаются быстрее до 28%, нежели чем на STM32 (ARM Cortex<sup>™</sup>-M3)

Данные из Интернета





На многих задачах с плавающей точкой PIC32 на 80 МГц работает быстрее, чем Atmel ARM 9 на 240 МГц!



# DMIPS – тесты Dhrystone MIPS

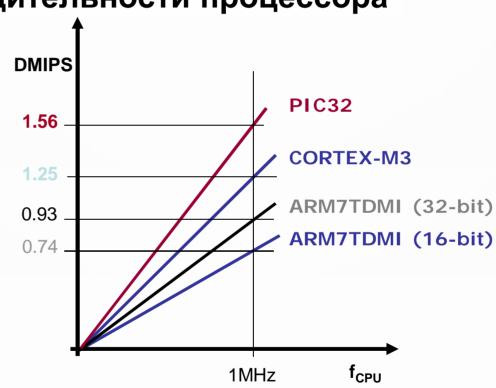
- DMIPS самый распространенный тест для определения производительности процессора
  - Практически все производители его проводят

PIC32MX = 1.56 DMIPS/MHz (0 wait states)

Cortex-M3 = 1.25 DMIPS/MHz (0 wait states)

**ARM7 TDMI (32-bit)** = 0.93 DMIPS/MHz (0 wait states)

**ARM7 TDMI (16-bit)** = 0.74 DMIPS/MHz (0 wait states)





#### Пользовательские тесты

Разработчики сканера штрих-кода

ı Atmel ARM9: 23 секунды

STM32: 47 секунд PIC32: 11.4 секунд

NEC: 67 секунд

 Разработчики не поверили своим глазам и дважды перепроверили программу!

**Алгоритм нечеткой логики для автоэлектроники** 

Производитель 1: 50 мс

Производитель 2: 60 мс

PIC32: 35 MC

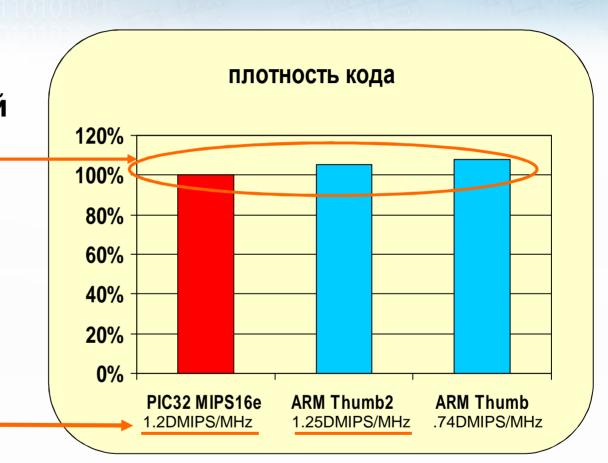
До проведения этих тестов разработчики не понимали РЕАЛЬНУЮ производительность PIC32 и полагались только на сравнение параметров с конкурентами



# Плотность кода

РІС32, использующий МІРS16е показывает хорошую плотность кода...

И все равно остается быстрее, чем Thumb2

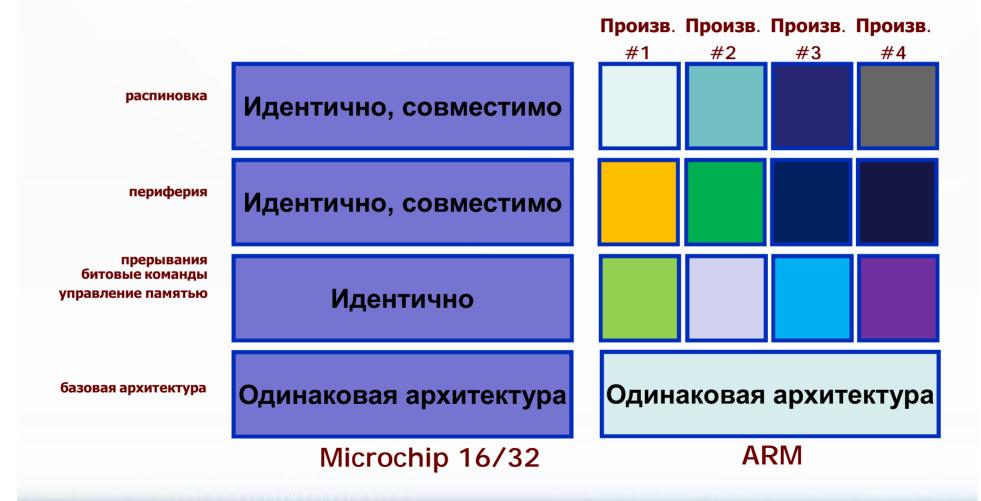


Используются общие тесты производительности и компиляторы Microchip C32 и популярный компилятор для ARM (не GCC)



# Совместимость ARM разных производителей

- **q** Простой переход между 16/32-разрядными семействами Microchip
- **q** Семейства на ядре ARM могут иметь одинаковую архитектуру ядра на этом совпадения заканчиваются





## Простота применения

- РІСЗ2 имеет хорошую Гибкость кода, позволяя применять две системы команд одновременно: MIPS32 и MIPS16e
  - Разработчик может использовать обе системы команд одновременно
  - Система команд ARM Thumb2 теряют гибкость можно применять либо 16-, либо 32-битные команды
- Бесплатные и совместимые библиотеки (8..32 битные) разрабатываются, распространяются и поддерживаются Microchip
  - Многие производители не дают бесплатных библиотек, например, USB, TCP/IP
- Общая отладка:
  - □ 8 битные →16 битные → 32 битные



## Библиотеки

# Бесплатные и

#### совместимые

Одинаково для 8-.16- и 32-битных

16- и 32-битных

Одинаково для

### Библиотеки

**USB** Девайс и встроенный хост MiWi™ Связь MCHP TCP/IP w/BSD sockets MCHP TCP/IP Графическая библиотека МСН Графика CAN CAN Аудио библиотека Аудио (SPEEX, ADPCM, WAV) 16-битная файловая система Основные задачи Эмуляция EEPROM MPLAB C компиляторы и Периферия примеры программ

**АРІ совместимы с** 8-, 16- и 32-битными

© 2011 Gamma SPb P3211



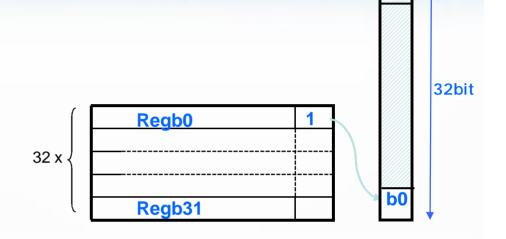
# Преимущество в работе с битами



### Работа с битами

#### СОRTEX-M3: сброс и установка каждого бита один раз за цикл

Regb0 = 1;

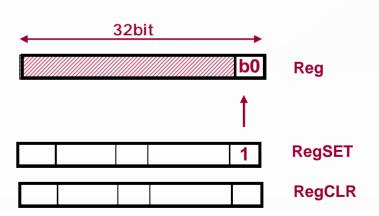


Reg

#### PIC32MX:

сброс и установка бита один раз за цикл

RegSET = 1;





### Работа с битами

# CORTEX-M3: доступ только к одному биту

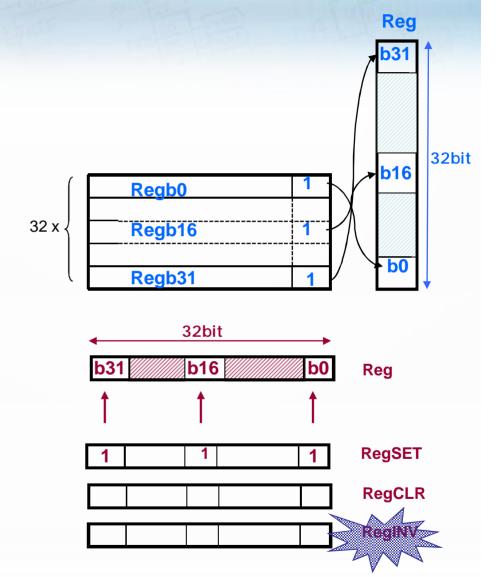
```
Regb0 = 1;
Regb16 = 1;
Regb31 = 1;
```

#### PIC32MX:

сброс и установка группы битов за один цикл!

RegSET = 0x80010001;

**Инверсия битов за** один цикл!



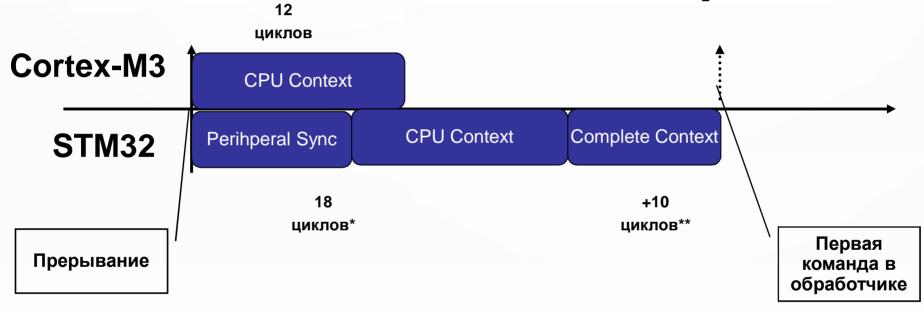


# Преимущества РІС32 при обработке прерываний



### Прерывания в STM32

# итого: 28 циклов!

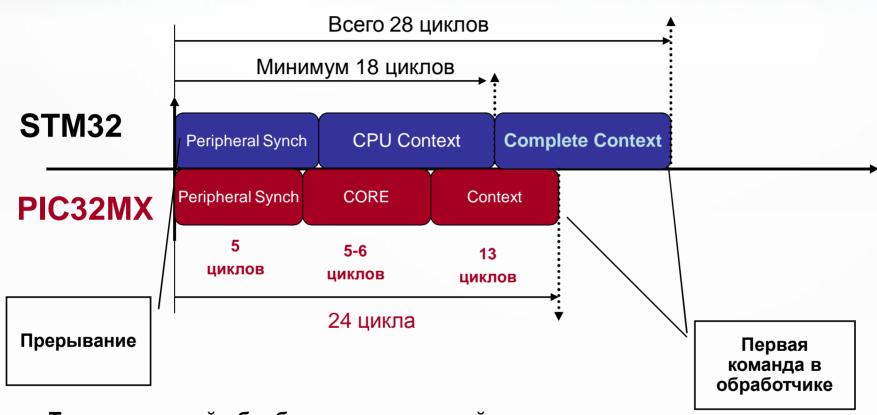


- 1 Автосохр. контекста (push r0-r3, r12, LR,PC) за 12 циклов
- 2 Синхронизация периферийной шины STM32 еще 6 циклов
- 3 Полное сохранение контекста еще 10 циклов (push r4-r11, r13, r14).

© 2011 Gamma SPb P3211



## Реакция на прерывание

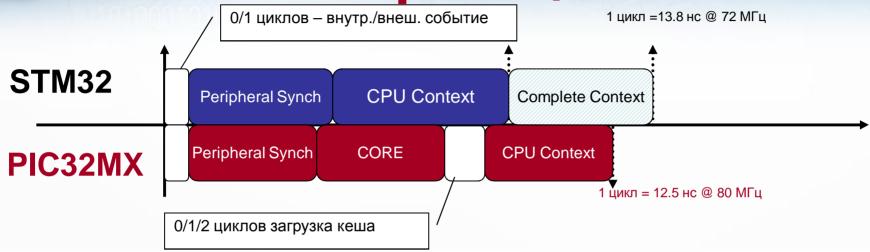


- Только простой обработчик прерываний выигрывает от автосохранения контекста в Cortex
- Компиляторы С автоматически сохраняют контекст при вызове функций и использовании регистров

© 2011 Gamma SPb P3211



# **Детерминированная** реакция



# **Как улучшить четкость отклика на прерывание:**

- Предзагрузка и блокировка строки в кеш в первой команде обработчика преывания
- Внутренние события не требуют цикла на синхронизацию
- Запретить кеш

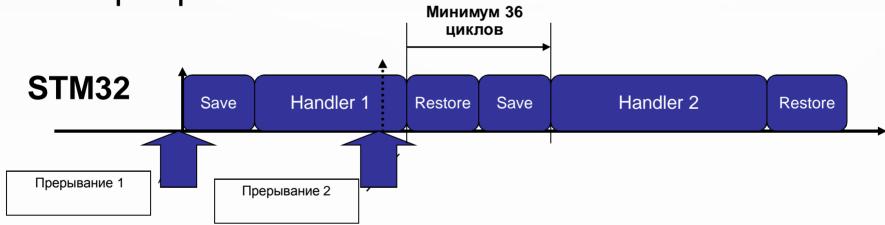


# Несколько прерываний



### Цепочка прерываний в Cortex-M3

- Автосохранение контекста в Cortex-M3 будет неэффективным:
  - Начата обработка одного прерывания
  - И поступает второе прерывание с таким же приоритетом

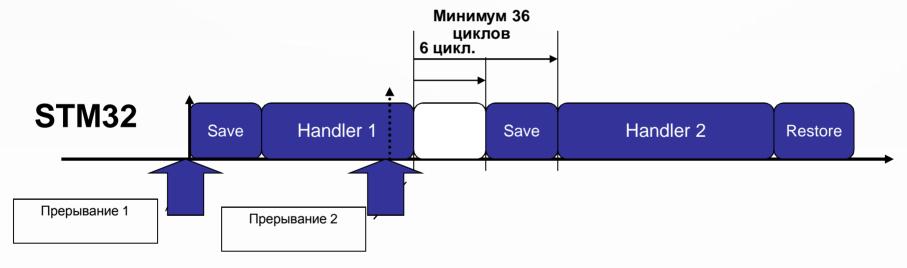


**q** Применен специальный механизм цепочек



### Цепочка прерываний в Cortex-M3

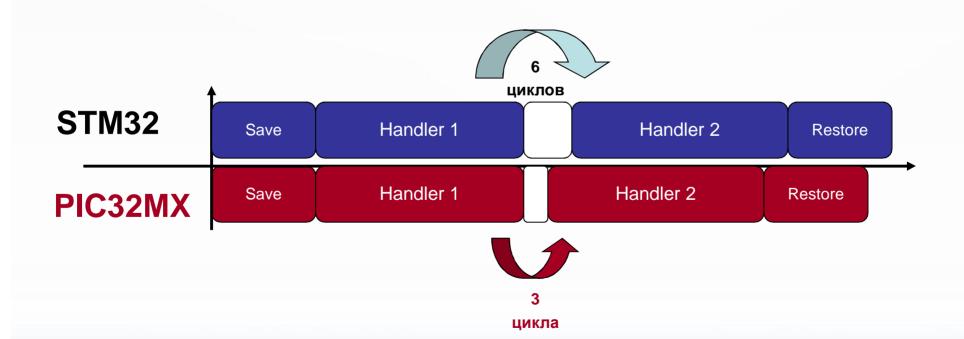
Механизм цепочек уменьшает задержку между обработкой двух прерываний запрещая автосохранение контекста





## Цепочки прерываний в РІС32МХ

- Архитектура PIC32MX не требует специальных механизмов для обработки нескольких прерываний
- Всего 3 цикла дополнительно требуется для обработки двух прерываний в многовекторном режиме





### Итого

- PIC32 лидер в своем классе по производительности
  - одно и то же приложение выполняется быстрее меньше время, меньше потребление
  - Компактный код
- Распространенная платформа
  - Совместимость по выводам, периферии и отладке с 8- и 16-битными семействами
  - Единая отладка, программное обеспечение и бесплатные библиотеки от Microchip. Сторнние наработки



## Дополнительная информация

- www.microchip.com/pic32
- www.mips.com