



Microchip's **Russia**
MASTERS

24E11

Новое семейство 16-и разрядных контроллеров PIC24E и dsPIC33E – больше возможностей, больше быстродействие



Темы лекции

- | **Возможности нового семейства dsPIC33E/PIC24E**
- | **Разница между процессорными ядрами dsPIC33E/PIC24E и dsPIC33F/PIC24H**
- | **Переход на новое семейство**
- | **Новые возможности, новая периферия**
- | **Отладочные средства для ядра E**



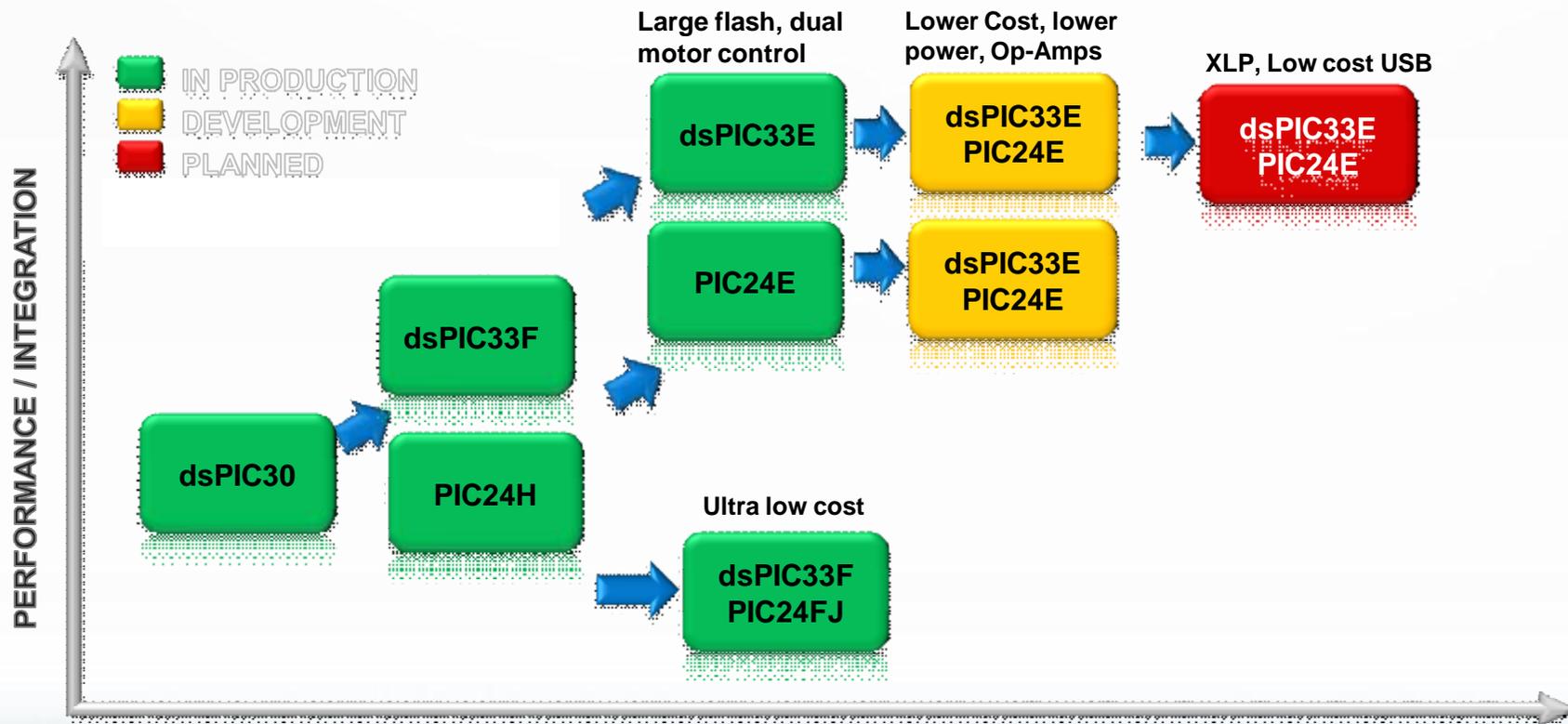
План

- | **Обзор семейств**
- | **Ядро**
- | **Переход с dsPIC33F/PIC24H**
- | **Контроллер ПДП**
- | **Тактовый генератор**
- | **Flash память программ**
- | **Периферия**
- | **Отладочные средства**



Развитие 16-битных семейств

Семейство dsPIC33E/PIC24E будет развиваться в течении нескольких лет



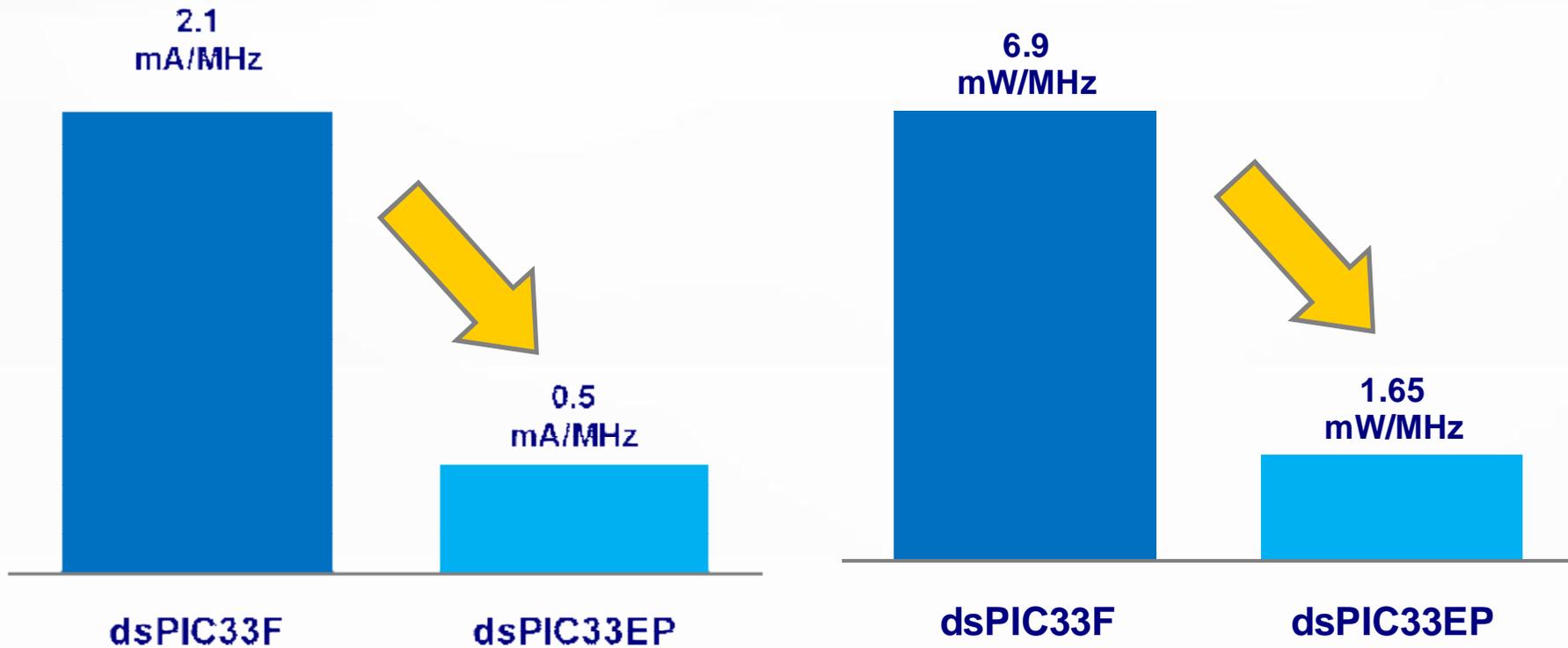


Преимущества dsPIC33E/PIC24E

- | **Увеличенная производительность**
 - | 60 МГц (33E/24E) vs. 40 МГц (33F/24H)
- | **Уменьшенное энергопотребление**
 - | Низкий ток в динамическом режиме
- | **Больше памяти**
 - | До 512 Кб Flash и до 52 Кб ОЗУ
 - | 24 Кб дополнительной памяти Flash (эмуляция EEPROM, бутлоадер и др.)
- | **Новая и расширенная периферия**
 - | USB 2.0 OTG
 - | ОУ, компараторы
 - | Peripheral Trigger Generator
 - | СТМУ
 - | Модуль моторного ШИМ-контроллера
 - | Захват/сравнение
 - | И др.



Динамическое потребление 33EP/24EP64XX



На 76% ниже потребление



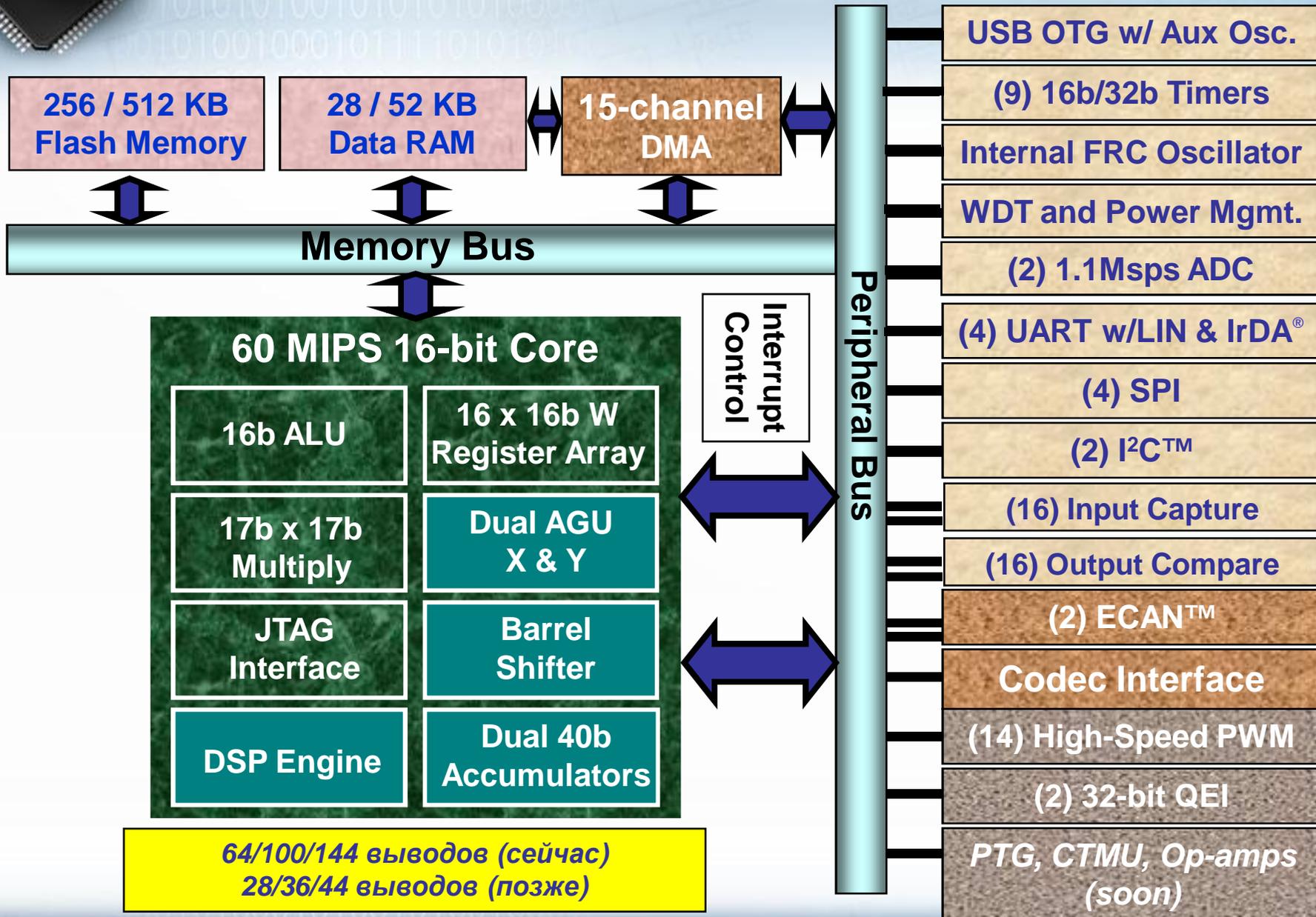
Новая и расширенная периферия dsPIC33E/PIC24E

Новая периферия

| | dsPIC33E/PIC24EP512XX (64..144 вывода) (произв.) | dsPIC33E/PIC24EP64XX (28..64 вывода) (в разраб.) |
|------------------------------------|--------------------------------------------------------|--------------------------------------------------------|
| 512 Кб Flash/52 Кб ОЗУ | X | |
| 64 Кб Flash/16 Кб ОЗУ | | X |
| Дополнительная Flash (24 Кб) | X | |
| USB v2.0 OTG (с PLL) | X | |
| ОУ / Компараторы | | X |
| СТМУ | | X |
| Peripheral Trigger Generator (PTG) | | X |
| 32-битный квадратурный энкодер | X | X |
| Моторный ШИМ | X | X |
| Улучшенные захват/сравнение | X | X |
| Улучшенные драйверы портов | X | X |
| Много таймеров 16-бит | X (up to 25) | X (up to 11) |
| Peripheral Pin Select | X | X |
| PMP | X | |
| CRC | X | X |



dsPIC33E/PIC24E

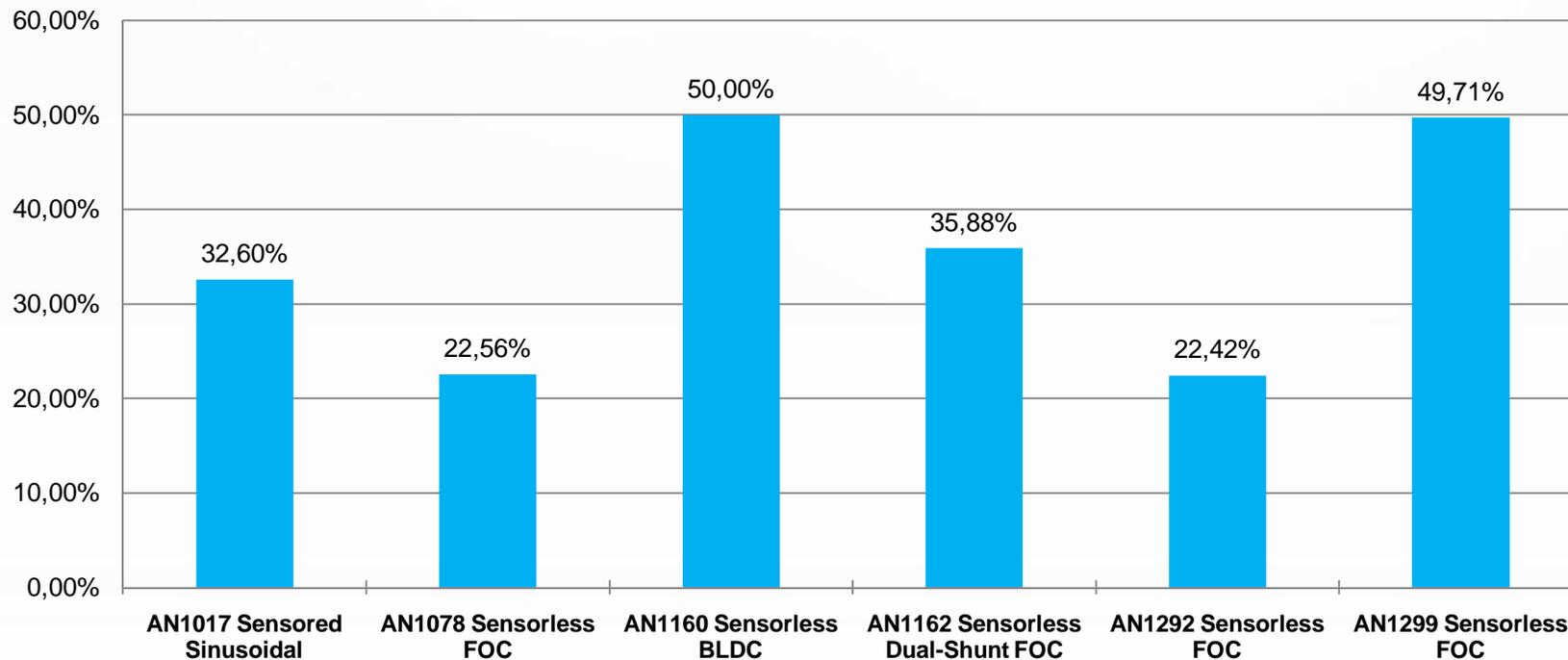




Улучшенные возможности по управлению двигателями

- Увеличенная до 50% скорость выполнения программ
 - Оптимизированные под новое ядро алгоритмы

60 МГц dsPIC33E vs 40 МГц dsPIC33F
Моторные приложения



0% - 40 МГц dsPIC33F. Указан прирост скорости



Вычислительные возможности

- | Новое ядро и оптимизация кода в dsPIC33E/PIC24E:
 - | ЦОС
 - | 512 точечное БПФ: на 35% быстрее
 - | 256 точечный КИХ фильтр: на 33% быстрее
 - | Управление
 - | ПИД: на 30% быстрее
 - | Голос и звук
 - | Эквалайзер: на 29% быстрее
 - | Узкополосное кодирование/декодирование Speex: на 31% быстрее
 - | 32-битные MUL/MAC: на 30% быстрее

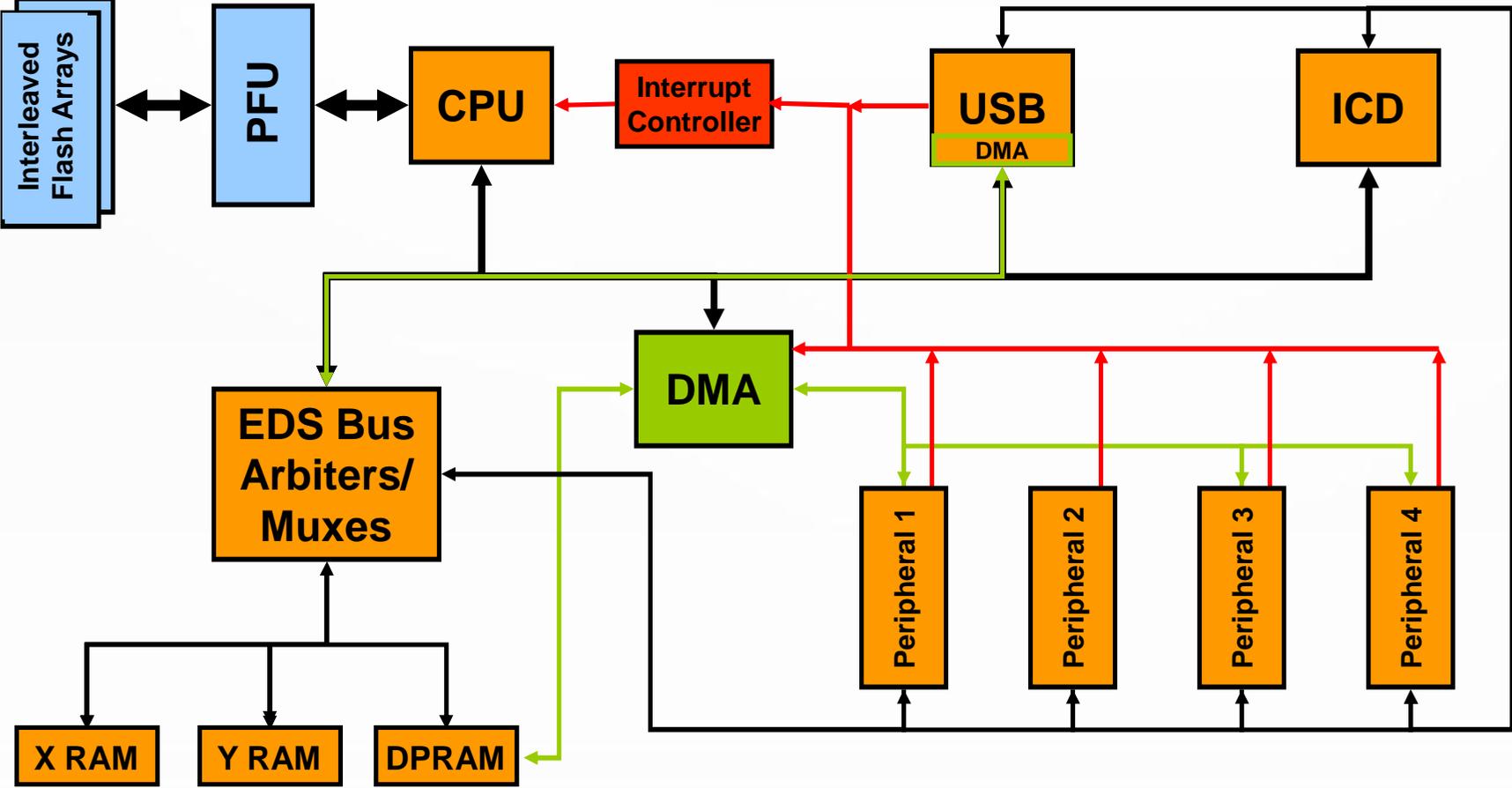


Ядро dsPIC33E/24E

- | **Выполнение команд из Flash со скоростью до 60 МГц**
 - | Модуль предвыборки
- | **Расширенное адресное пространство ОЗУ**
 - | Псевдолинейные до 16 Мб
 - | Унифицировано с PSV
- | **Несколько ведущих на шине**
 - | Арбитраж с приоритетами
- | **Другие возможности**
 - | Улучшенная поддержка повышенной точности вычислений
 - | Улучшенная компиляция кода
 - | Расширенная обработка исключений



Cxema dsPIC33E/24E





Модуль предвыборки

- | **Flash не может работать на высокой скорости 60 МГц (время доступа 16 нс)**
- | **Модуль выборки считывает несколько команд одновременно**
 - | Последовательное выполнение:
 - | Предвыборка обеспечивает выполнение линейных участков кода со скоростью 60 MIPS
 - | Программные переходы:
 - | Сброс и перезаполнение буфера предвыборки во время перехода
 - | Два массива для улучшения времени перехода
 - | Поддержка циклов DO



Обращение к регистрам

- ┆ **Периферийные регистры требуют 2 цикла шины для обращения**
 - ┆ Ядро останавливается на 1 цикл при обращении к периферийному регистру
 - ┆ Регистры ядра доступны за 1 цикл

- ┆ **При записи, все регистры требуют 1 цикл**



Шинный арбитраж

- | **Новые ведущие устройства**
 - | В 33F/24H были: CPU, DMA
 - | Новые в 33E/24E: USB, ICD (In-Circuit Debug)

- | **Каждое ведущее устройство обращается к ОЗУ через арбитр**
 - | Ведущие устройства имеют приоритеты
 - | Приоритет задается программно
 - | Ядро обращается к арбитру и передает данные за 1 цикл
 - | Время обращения других ведущих устройств может варьироваться
 - | **Арбитр работает с каждым ведущим в течении одного цикла**
 - | Ведущие не могут обращаться к PSV

- | **Ядро и модуль ICD могут обращаться к регистрам через дополнительный арбитр**
 - | Доступ модуля отладки к регистрам и расширенному адресному пространству во время выполнения пользовательской программы
 - | Ядро имеет больший приоритет, нежели ICD
 - | Другие ведущие не имеют доступ к регистрам



Обработка исключений

┆ Программные ловушки

┆ биты:

- ┆ **INTCON3[6]: USB Address Error**
- ┆ **INTCON3[5]: DMA Address Error**
- ┆ **INTCON3[4]: DO Stack Overflow (dsPIC33E only)**
- ┆ **INTCON3[0]: Auxiliary PLL Lock Lost**

┆ Аппаратная ловушка

┆ бит:

- ┆ **INTCON2[13]: SWTRAP (Software Trap)**
 - § INTCON4[0]: SGHT – срабатывание ловушки



Обработка исключений

- | **Новый бит GIE Global Interrupt Enable**
 - | Позволяет разрешать и запрещать прерывания
 - | GIE бит – INTCON2[15]
 - | При GIE=1:
 - | IPL[3:0] пересылаются в контроллер прерываний
 - | Только исключения с приоритетом выше, чем IPL[3:0] будут обрабатываться
 - | При GIE=0:
 - | Значение IPL[3:0] заменяется на b0111
 - | Контроллер прерываний работает с максимальным приоритетом 7
 - | Все прерывания запрещаются, но ловушки работают
 - | Текущее значение IPL не меняется



Обработка исключений

- | **Переменное время реакции**
 - | **Бит VAR=1 (по умолчанию 0)**
 - | **Время реакции может варьироваться от 9 до 13 тактов (в зависимости от выполняемых команд)**
 - § **Если нет PSV или TBLRDx, то будет 9 или 10 циклов**
 - | **Фиксированное время (VAR=0) – 13 циклов**



Обработка исключений

- | **Убрана альтернативная таблица векторов прерываний**
 - | Дополнительное место для других векторов
 - | Бит `ALTIVT` в регистре `INTCON2[15]` теперь `GIE`



Расширенная отладка

- | **Модуль ICD теперь мастер на шине**
 - | Работает параллельно с ядром при доступе к регистрам
 - | Работает параллельно со всеми ведущими устройствами при обращении к ОЗУ (низший приоритет)
 - | Не мешает ядру
- | **Новый протокол отладки Spitfire**



Переход с dsPIC33F/PIC24H

- | **dsPIC33E/PIC24E не совместимы на 100% по объектным кодам со старыми dsPIC33F/PIC24H**
 - | При портировании необходима перекомпиляция проекта
- | **Используйте правильные библиотечные файлы и скрипты линкера**
 - | Отличается размер памяти и ее распределение
 - | Отличаются адреса регистров
 - | Отличаются адреса некоторых векторов прерываний
- | **Работа с периферией**
 - | Не все биты регистров периферии совпадают
 - | Обязательно изучите руководство по переходу и документацию на контроллер



Переход с dsPIC33F/PIC24H

- | **Изменения в портах ввода/вывода**
 - | Большая часть цифровых функций портов dsPIC33E/PIC24E переназначаемые (выходы таймеров, захват, UART и др.)
 - | **Соответствующие регистры RPINRx и RPORx должны быть правильно сконфигурированы**
 - | Некоторые изменения в выводах I2C1 и I2C2
 - | **Можно использовать биты ALTI2C1 и ALTI2C2 (FPOR<5:4>) для упрощения перехода**
 - | Конфигурация цифровых и аналоговых портов с помощью битов ANSELx
 - | **Регистров ADxPCFGH/L в dsPIC33E/PIC24E нет**
 - | Прерывания по изменению состояния выводов настраивается с помощью CNENx, CNPUx и CNPDx
 - | **Встроенные подтягивающие резисторы**
 - | Выводы RG2 и RG3 теперь работают только на вход
 - | **Нет битов TRIS/LAT/CNPUE/CNPDE на этих портах**



Максимальная производительность

- І Неоптимизированный код не сможет использовать все преимущества нового ядра E
- І Необходимо учитывать особенности ядра
- І Есть документ по переходу dsPIC33F/PIC24H to dsPIC33E/PIC24E Migration and *Performance Enhancement Guide* (DS70637)

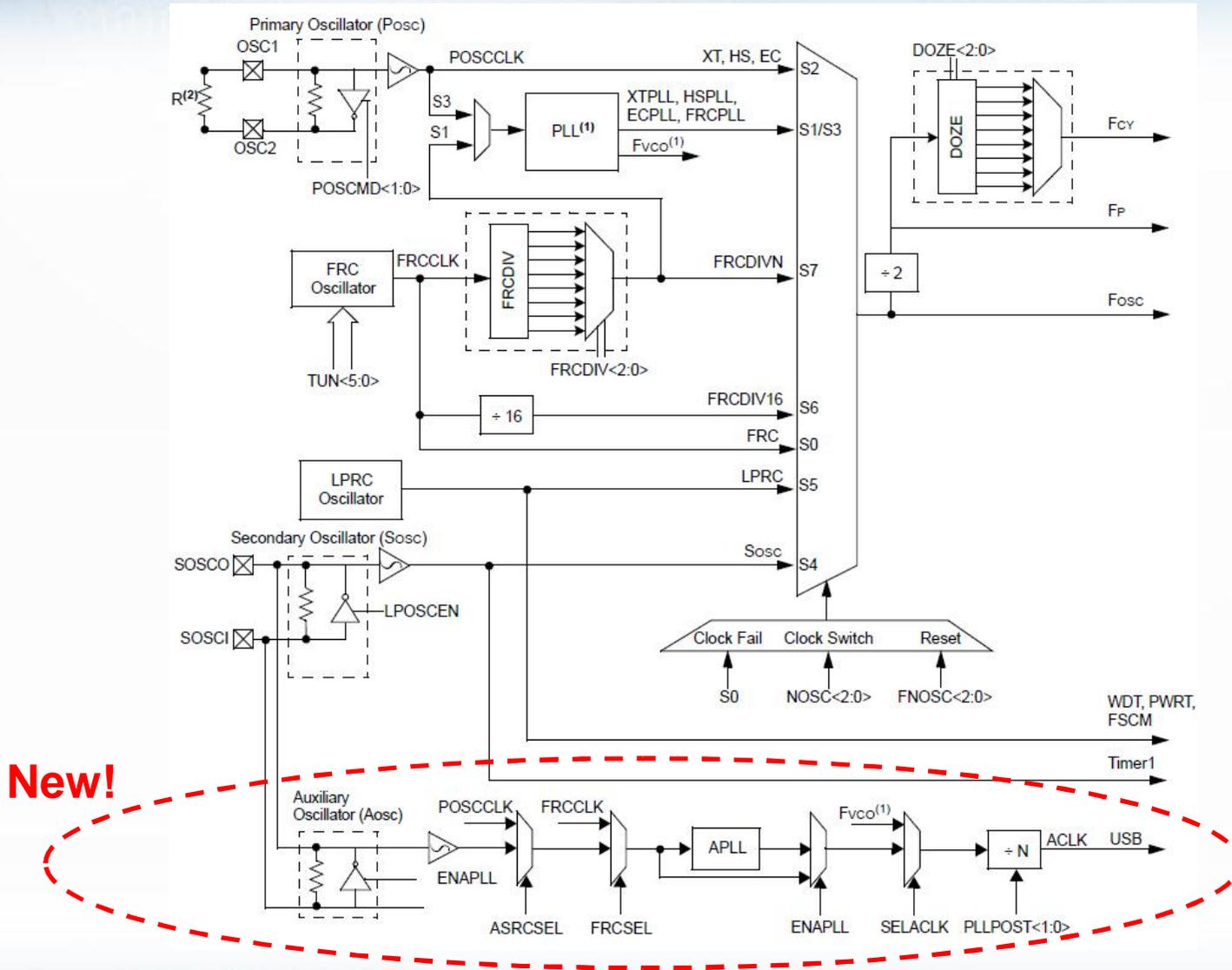


Контроллер ПДП

- | **Контроллер ПДП может работать со всеми адресами ОЗУ – и локальная область, и расширенная**
 - | Доступ делиться между всеми ведущими устройствами на шине
 - | Максимальная теоретическая пропускная способность:
 - | **ОЗУ а Периферия: 3 цикла/пересылку (320 Мбит/с на 60 МГц)**
 - | **Периферия а ОЗУ: 4 цикла/пересылку (240 Мбит/с на 60 МГц)**
 - | Шинный арбитр работает с ПДП только в течении одного цикла за пересылку
 - | DMA не имеет доступа к PSV



Тактовый генератор





Тактовый генератор

┆ Новый вторичный генератор

- ┆ Внешний кварц (например, 8 МГц) можно подключать на выводы SOSC1/SOSCO
- ┆ Модуль USB может работать от этого генератора

┆ Вторая петля ФАПЧ (PLL)

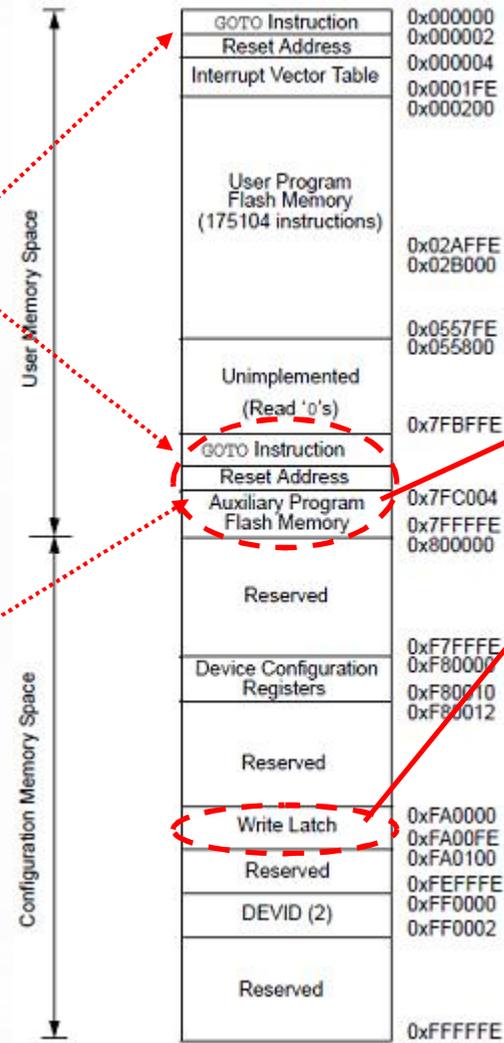
- ┆ Точная подстраиваемая частота 48 МГц для тактирования USB
- ┆ Может работать с основным, вторичным и внутренним генераторами



Память программ

Переход по сбросу настраивается

Все вектора прерываний перенаправляются сюда при работе из доп. памяти



Новое



Память программ

| <u>Возможность</u> | <u>dsPIC33F & PIC24H</u> | <u>dsPIC33E & PIC24E</u> |
|----------------------------------------|---------------------------------------------------|---------------------------------------------------------------------------|
| Размер слова | 1 слово (3 байта) | 2 слова (6 байт) |
| Размер строки | 64 слова (192 байт) | 128 слов (384 байт) |
| Стирание | 512 слов (1536 байт) | 1024 слов (3072 байт) |
| Программирование | При записи данных во Flash используется TBLWTx | Данные записываются в специальную область Write Latches с адреса 0xFA0000 |
| Адрес программирования/стирания | Содержится в команде или последний использованный | Содержится в команде или определен в регистрах NVMADDRx |



Новая периферия – USB OTG

- | **USB 2.0 Full-Speed (12 Мбит/с) хост и девайс**
- | **Поддержка USB On-The-Go (OTG)**
- | **Встроенные резисторы**
- | **Аналоговый компаратор для контроля напряжения VBUS**
- | **Встроенный трансивер**
 - | Также можно использовать внешний
- | **Контроллер повышающего преобразователя для USB 5В**
- | **Независимый тактовый генератор**



Новая периферия – USB OTG

- | **Аппаратная поддержка транзакций**
- | **Буферы можно размещать в любой области ОЗУ**
- | **Встроенный ПДП**
- | **Поддержка всех режимов обмена:
Управление, По прерываниям,
Изохронный и Объемный**
- | **Очередь для 16 конечных точек**
- | **Бесплатный стек Microchip USB**



Модуль захвата

- | **Выделенный таймер на каждый канал**
 - | Тактирование от F_{csu} или Timer 1-5
- | **До 16 каналов**
 - | Переназначаемые выводы
 - | Совместимы с dsPIC33F
- | **Каскадирование**
 - | Пары регистров ICxTMR могут каскадироваться для 32 битного захвата
- | **Дополнительные режимы**
 - | Запуск по событию
 - | Синхронный

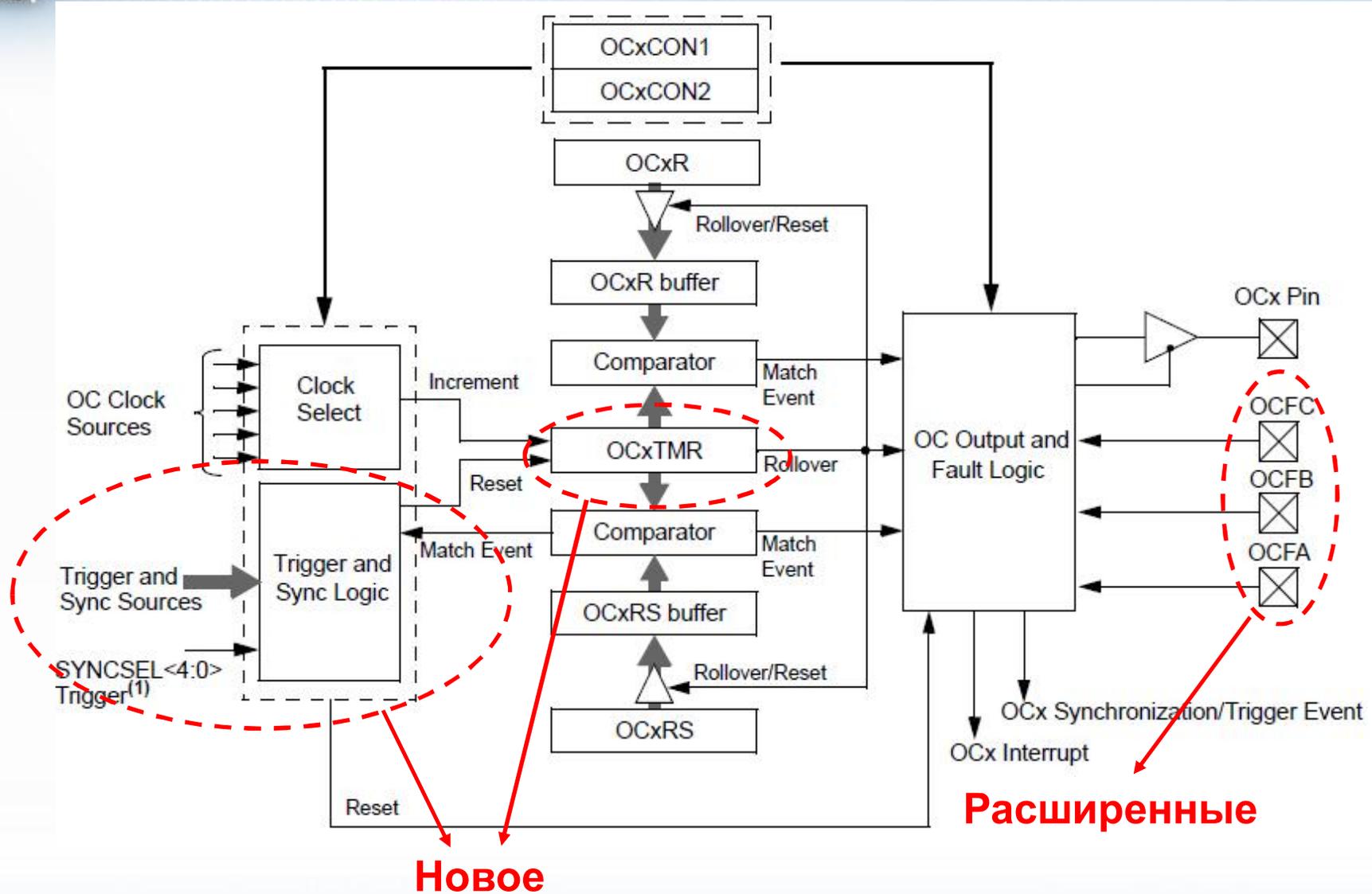


Сравнение

- | **Выделенный таймер на каждый канал**
 - | Тактирование от F_{csu} или Timer 1-5
- | **До 16 каналов**
 - | Переназначаемые выходы
 - | Совместимы с dsPIC33F
- | **Расширенная обработка аварий**
 - | Настраиваемая привязка (3 аварии на 16 каналов)
 - | Опрос аварии каждый цикл или по защелке
- | **Расширенные режимы, как и в Захвате**
 - | Запуск по событию
 - | Синхронный режим
 - | Каскадирование



Сравнение



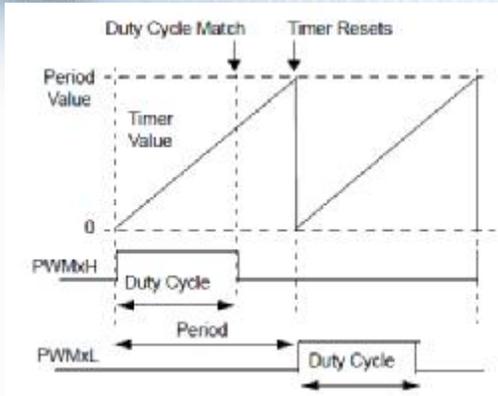


Высокоскоростной ШИМ

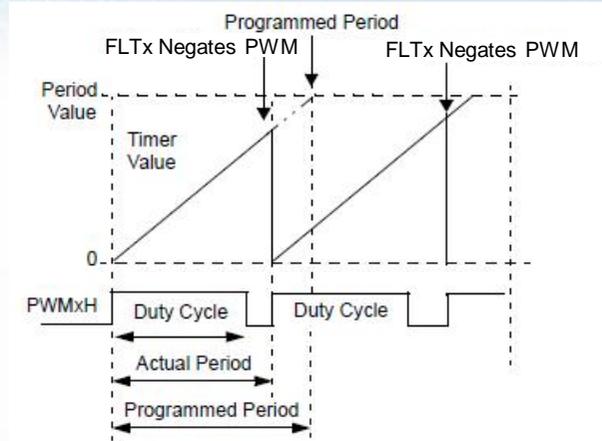
- | **7 независимых генераторов ШИМ**
 - | До 14 выходов ШИМ
 - | Разрешение 8.32 нс при 60 MIPS
 - | Максимальная скорость 117.2 КГц при 10-битном разрешении
 - | Индивидуальная настройка частоты и скважности
 - | Индивидуальные входы аварии и защиты по току
- | **Новые режимы**
- | **Один контроллер может управлять двумя 3-фазными электродвигателями**
- | **Индивидуальный запуск АЦП**
 - | 2 события за цикл
- | **Управление «мертвым» временем**
- | **Настройка блокирующего интервала для опроса АЦП и компараторов**



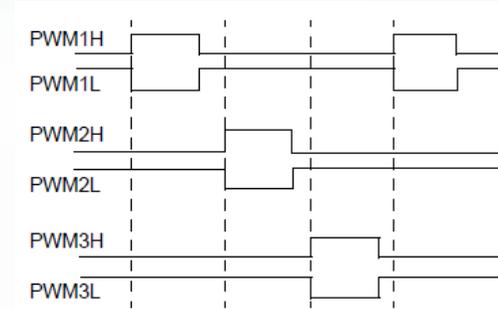
Высокоскоростной ШИМ



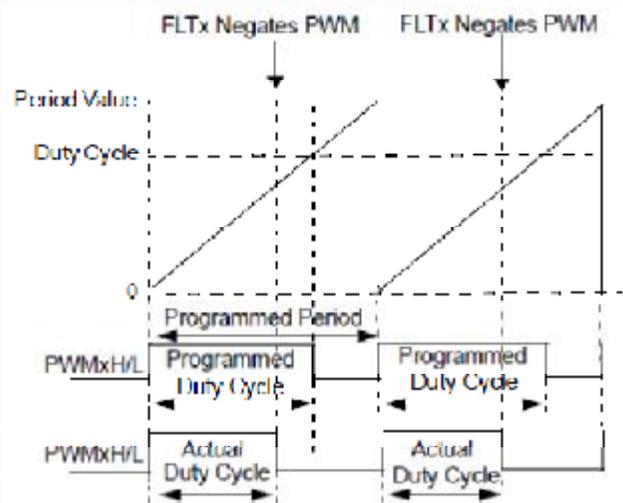
Push-Pull



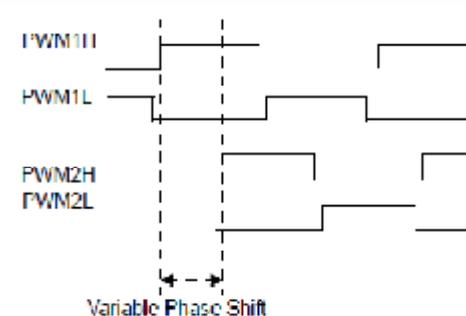
Current Reset



Multi-Phase



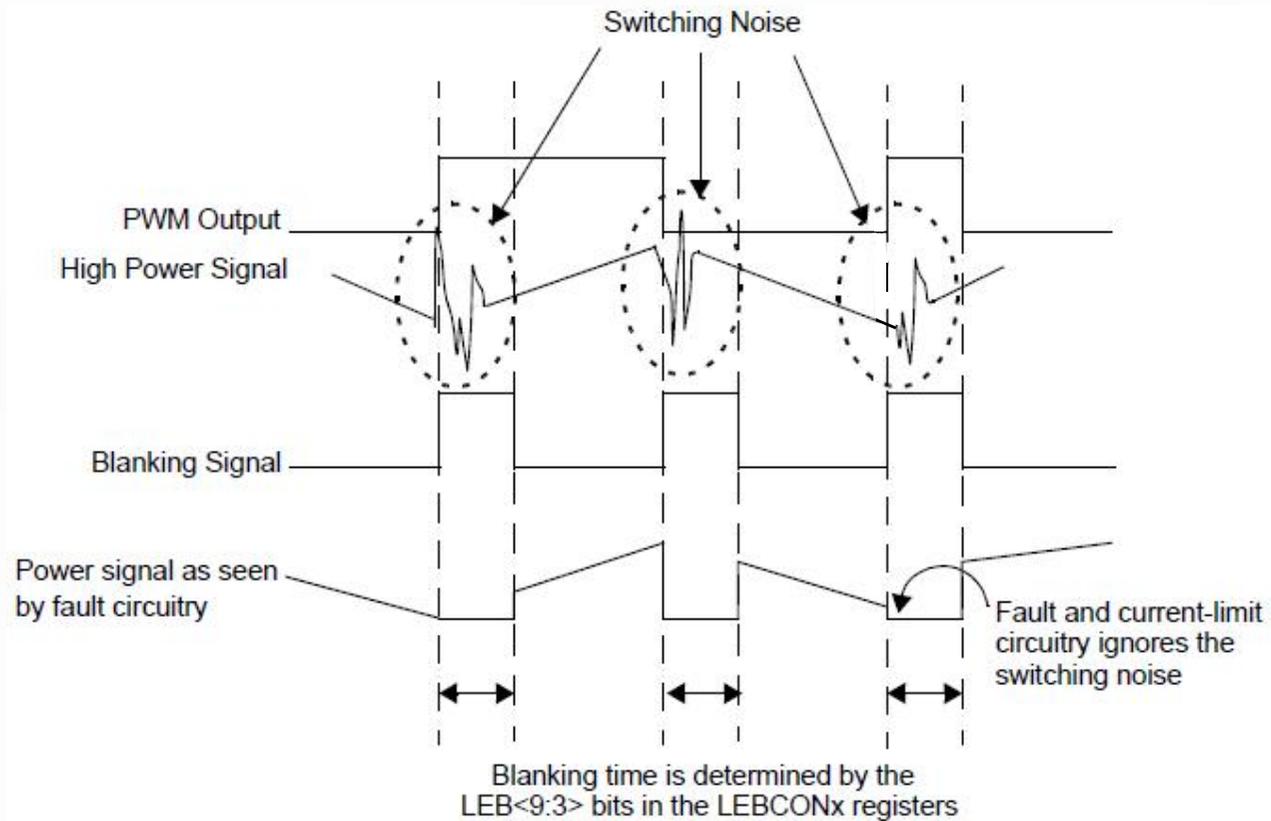
Current Limit



Variable-Phase



Высокоскоростной ШИМ



Блокирующие интервалы



Квадратурный энкодер

- | **Интерфейс квадратурного энкодера теперь 32-битный:**
 - | Счетчик импульсов
 - | Таймер интервалов
- | **Новый 16-битный счетчик скорости**
 - | Измеряет время между полученными данными с энкодера
- | **Новый 32-битный таймер интервалов**
 - | Измеряет время между импульсами энкодера
 - | Похож на счетчик скорости, применяется на маленьких скоростях
- | **Управление полярностью и входами импульсов**



Квадратурный энкодер

- | **32-битный счетчик индексов**
 - | Счет в +/- в зависимости от направления вращения
 - | Пользовательские индексы
- | **Сигнал захвата**
 - | Захват текущего значения позиции по внешнему сигналу HOME
- | **Программируемые начальные условия работы модуля**
- | **Блок сравнения 32-битный**
 - | Прерывание или сброс счетчика при совпадении значений

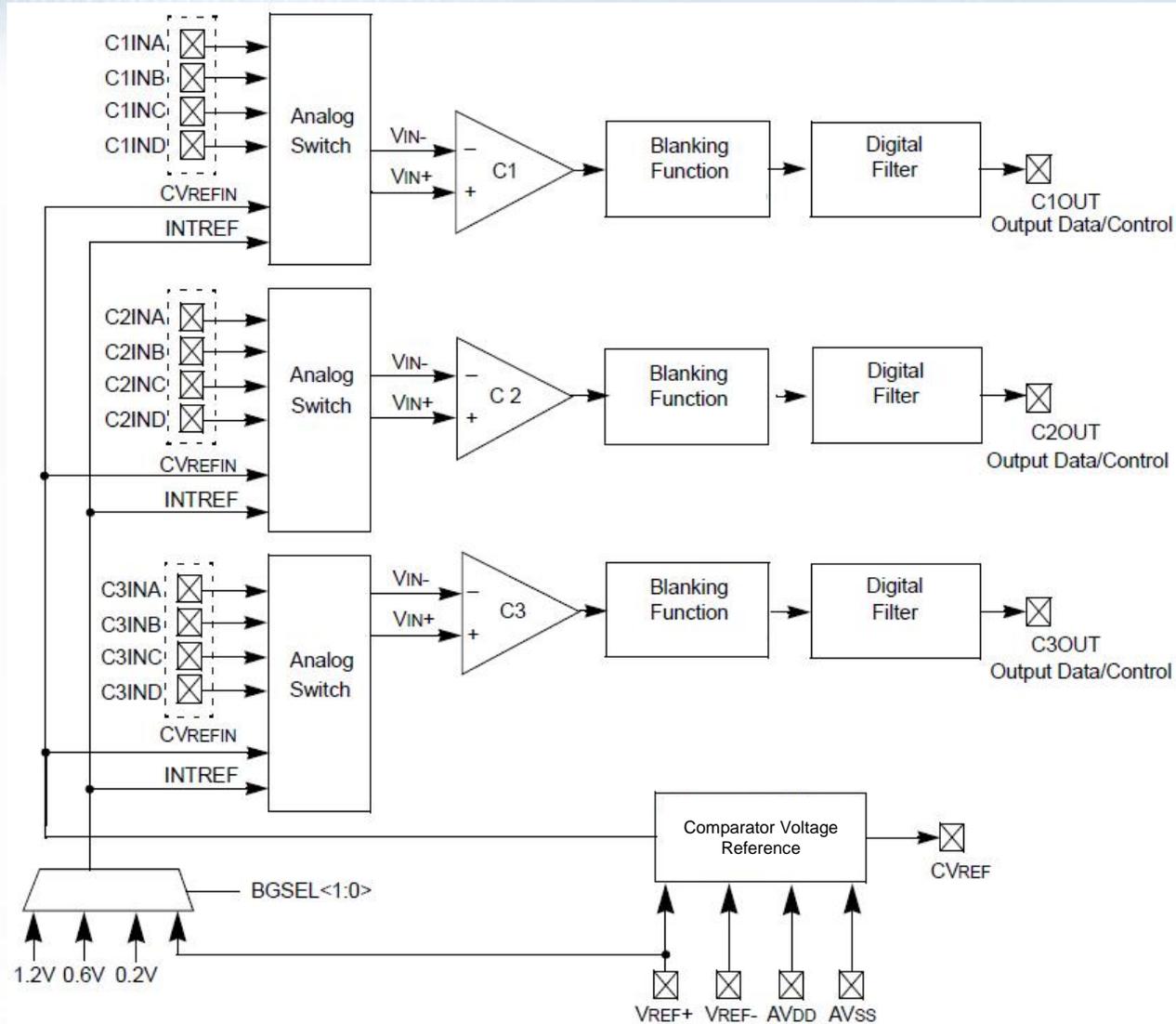


Аналоговые компараторы

- | **Много улучшений относительно dsPIC33F**
 - | 3 независимых компаратора
 - | 12 настраиваемых входов
 - | 4 входа для каждого компаратора
 - | Настройка блокирующих интервалов
 - | Разные источники блокирующих сигналов
 - | Использование логики И-ИЛИ
 - | Настраиваемый выходной фильтр
 - | Новый ИОН
 - | Различные режимы работы, управление полярностью



Аналоговые компараторы





32-битный модуль CRC

- | **Много улучшений относительно dsPIC33F**
 - | 32-битный модуль CRC
 - | 32-битные данные
 - | 32-битный полином
 - | Старший или младший бит первый
 - | Прерывание по опустошению буфера и окончанию вычисления



АЦП 10/12 бит

- | **Модуль ADC1 12 бит**
- | **Модуль ADC2 10 бит**
- | **32 входа**
- | **Результаты преобразования:**
 - | В ОЗУ с помощью ПДП
 - | Аппаратный буфер 16 слов
- | **Дополнительные источники запуска**
 - | Модули ШИМ 1..7
 - | Триггеры специальных событий ШИМ



Другая периферия

- | **UART**
 - | 4 модуля с поддержкой ПДП
 - | Функционально идентичен модулю в dsPIC33F
 - | Переназначаемые выводы
- | **Serial Peripheral Interface (SPI)**
 - | 4 модуля с поддержкой ПДП
 - | Поддержка расширенного буфера
 - | Переназначаемые выводы
- | **PTG (в следующих модификациях)**
 - | Программируемый триггер запуска периферии
- | **CTMU (в следующих модификациях)**
 - | Capacitive Time Measurement Unit
- | **Op-amps (в следующих модификациях)**



Периферия без изменений

- | Таймеры
- | Параллельный порт (PMP)
- | Модуль ECAN™
- | Модуль DCI
- | Часы реального времени (RTCC)



Отладка

dsPIC33E & PIC24E USB Starter Kits:



dsPIC33E (DM330012) и PIC24E (DM240012)

Включают в себя:

- Бесплатный компилятор C
- Примеры программ
- Разъем расширения
- Встроенный программатор/отладчик



Multimedia Expansion Board (MEB) для Starter Kits

Плата Explorer 16: совместима с текущими платами



Plug-In Module (PIM)
(MA330025-1 or MA240025-1)
(MA330025-2 or MA240025-2)

+



Explorer 16 Board
(DM240001)

+



Отладчик на выбор



Управление двумя электродвигателями

§ Управление двумя моторами dsPIC33EP512MU810

§ Модуль PIM для двух плат (MCHV/MCLV/MCSM)

§ MA330027

Бесколлекторный è



MCLV
(DM330021)

Асинхронный è



MCHV
(DM330023)

Шаговый è



MCSM
(DM330022)



Библиотеки

§ Microchip Application Libraries (MAL)

§ USB, Графика, TCP/IP

§ Microchip File System (будет позже)

§ Обработка звука и голоса

§ Сжатие голоса: Speex, G.726A, G.711

§ Шумоподавление (NS), Эхоподавление акустическое (AEC), Эхоподавление линейное (LEC)

§ Автоматическая регулировка усиления (AGC)

§ 7-полосный эквалайзер (EQ)

§ **Все библиотеки бесплатные!!!**



Библиотеки

- § **Управление двигателями**
 - § Все текущие наработки для dsPIC33F портированы и на dsPIC33E
 - § Управление двумя электродвигателями
- § **Другие библиотеки**
 - § Эмуляция EEPROM (в т.ч. с использованием Auxiliary Flash)
 - § Class B (в будущем)
 - § Симметричное/Асимметричное шифрование (в будущем)



Итого

- | **Высокопроизводительное 16-разрядное семейство dsPIC33E/PIC24E**
 - | Ядро, ПДП и периферия
 - | Миграция с PIC24F/dsPIC33F
 - | Новая периферия



Дополнительная информация

- ▮ **dsPIC33EPXXMU806/810/814 and PIC24EPXXGU810/814 Data Sheet (DS70616)**
- ▮ **dsPIC33F/PIC24H to dsPIC33E/PIC24E Migration Guide (DS70637)**
- ▮ **16-bit MCU and DSC Programmer's Reference Manual (DS70157)**
- ▮ **dsPIC33E/PIC24E Family Reference Manual (по каждому блоку отдельно)**